

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-111887  
 (43)Date of publication of application : 08.04.2004

(51)Int.CI. H01L 43/08  
 G11C 11/15  
 H01L 27/105

(21)Application number : 2002-307686  
 (22)Date of filing : 13.09.2002

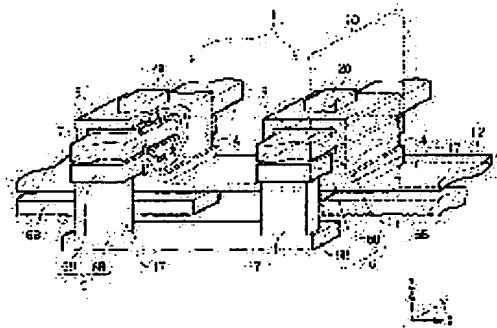
(71)Applicant : TDK CORP  
 (72)Inventor : EZAKI KIICHIROU  
 KOGA KEIJI  
 KAKINUMA YUJI

## (54) MAGNETORESISTANCE EFFECT ELEMENT, MAGNETIC MEMORY DEVICE AND METHOD FOR MANUFACTURING THE SAME

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a magnetic memory device capable of efficiently using a much stronger magnetic field, and executing stable writing and a magnetic resistance effect element mounted on the magnetic memory device, and to provide a method for easily manufacturing the magnetic memory device.

**SOLUTION:** This magnetic memory device is provided with a laminate constituted of a magnetosensitive layer whose magnetizing direction is changed due to an external magnetic field, so that currents can run to a direction vertical to the laminated surface and a circular magnetic layer arranged on one surface side of the laminate with its direction along the laminated surface as an axial direction, and constituted so as to be put through by a plurality of wires. Thus, a closed magnetic path can be formed by making currents run through the plurality of wires, and the inversion of magnetization in the magnetosensitive layer can be much more efficiently executed.



### LEGAL STATUS

[Date of request for examination] 08.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1]

The layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field,

The annular magnetic layer constituted so that it might pierce with two or more lead wire while being arranged in one field side of said layered product so that the direction along said laminating side might be made into shaft orientations

The magneto-resistive effect component characterized by preparation \*\*\*\*\*.

[Claim 2]

The magneto-resistive effect component according to claim 1 to which said layered product is characterized by connecting with said annular magnetic layer and electric target.

[Claim 3]

Said two or more lead wire is mutually prolonged in parallel in the field which pierces through said annular magnetic layer.

The magneto-resistive effect component according to claim 1 or 2 characterized by things.

[Claim 4]

Said a part of annular magnetic layer serves as said magnetosensitive layer.

A magneto-resistive effect component given in any 1 term of claim 1 characterized by things thru/or claim 3.

[Claim 5]

Said magnetosensitive layer is prepared in another object with said annular magnetic layer,

Said magnetosensitive layer and said annular magnetic layer are carrying out switched connection magnetically.

A magneto-resistive effect component given in any 1 term of claim 1 characterized by things thru/or claim 3.

[Claim 6]

Between said magnetosensitive layers and said annular magnetic layers, the nonmagnetic conductive layer for carrying out antiferromagnetism association of said magnetosensitive layer and said annular magnetic layer is arranged.

The magneto-resistive effect component according to claim 5 characterized by things.

[Claim 7]

It has coercive force with said bigger magnetosensitive layer than said annular magnetic layer.

Any 1 term of claim 1 characterized by things thru/or claim 3, claim 5, or a magneto-resistive effect component according to claim 6.

[Claim 8]

Said layered product,

Non-magnetic layer,

The 1st magnetic layer by which the laminating was carried out and the magnetization direction was fixed to the one side of said non-magnetic layer,

The 2nd magnetic layer which a laminating is carried out to said the 1st magnetic layer and opposite hand of said non-magnetic layer, and functions as said magnetosensitive layer

Implication,

Information is detected based on the current which flows to said layered product.

A magneto-resistive effect component given in any 1 term of claim 1 characterized by things thru/or claim 7.  
[Claim 9]

It has coercive force with said 1st bigger magnetic layer than said 2nd magnetic layer.

The magneto-resistive effect component according to claim 8 characterized by things.

[Claim 10]

With said non-magnetic layer of said 1st magnetic layer, the 3rd magnetic layer of the antiferromagnetism which carried out switched connection to the 1st magnetic layer is arranged in the opposite hand.

The magneto-resistive effect component according to claim 8 or 9 characterized by things.

[Claim 11]

Between said 1st magnetic layer and said non-magnetic layers, the 1st magnetic layer and the 4th magnetic layer which carried out switched connection are arranged.

A magneto-resistive effect component given in any 1 term of claim 8 characterized by things thru/or claim 10.

[Claim 12]

Between said 1st magnetic layer and said 4th magnetic layer, the 2nd nonmagnetic conductive layer for carrying out antiferromagnetism association of the 1st magnetic layer and 4th magnetic layer is arranged.

The magneto-resistive effect component according to claim 11 characterized by things.

[Claim 13]

Said non-magnetic layer consists of an insulating layer which may produce the tunnel effect.

A magneto-resistive effect component given in any 1 term of claim 8 characterized by things thru/or claim 12.

[Claim 14]

Two or more 1st write-in lines,

Two or more 2nd write-in lines prolonged so that said two or more 1st write-in lines may be intersected, respectively,

Two or more magneto-resistive effect components which contain the layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field, respectively

Preparation,

Said magneto-resistive effect component is a magnetic memory device characterized by including the annular magnetic layer constituted so that it might pierce by the 1st write-in line and the 2nd write-in line, while being arranged so that the direction which met said laminating side at one field side of said layered product may be made into shaft orientations.

[Claim 15]

The magnetic memory device according to claim 14 to which said layered product is characterized by connecting with said annular magnetic layer and electric target.

[Claim 16]

Said 1st write-in line and the 2nd write-in line are mutually prolonged in parallel in the field which pierces through said annular magnetic layer.

The magnetic memory device according to claim 14 or 15 characterized by things.

[Claim 17]

Said a part of annular magnetic layer serves as said magnetosensitive layer.

A magnetic memory device given in any 1 term of claim 14 characterized by things thru/or claim 16.

[Claim 18]

Said magnetosensitive layer is prepared in another object with said annular magnetic layer,

Said magnetosensitive layer and said annular magnetic layer are carrying out switched connection magnetically.

A magnetic memory device given in any 1 term of claim 14 characterized by things, or claim 16.

[Claim 19]

Between said magnetosensitive layers and said annular magnetic layers, the nonmagnetic conductive layer for carrying out antiferromagnetism association of said magnetosensitive layer and said annular magnetic layer is arranged.

The magnetic memory device according to claim 18 characterized by things.

[Claim 20]

Said layered product,

Non-magnetic layer,

The 1st magnetic layer by which the laminating was carried out and the magnetization direction was fixed to the one side of said non-magnetic layer,

The 2nd magnetic layer which a laminating is carried out to said the 1st magnetic layer and opposite hand of said non-magnetic layer, and functions as said magnetosensitive layer

Implication,

Information is detected based on the current which flows to said layered product.

A magnetic memory device given in any 1 term of claim 14 characterized by things thru/or claim 19.

[Claim 21]

It has coercive force with said 2nd bigger magnetic layer than said annular magnetic layer.

The magnetic memory device according to claim 20 characterized by things.

[Claim 22]

It has coercive force with said 1st bigger magnetic layer than said 2nd magnetic layer.

The magnetic memory device according to claim 20 or 21 characterized by things.

[Claim 23]

With said non-magnetic layer of said 1st magnetic layer, the 3rd magnetic layer of the antiferromagnetism which carried out switched connection to the 1st magnetic layer is arranged in the opposite hand.

A magnetic memory device given in any 1 term of claim 20 characterized by things thru/or claim 22.

[Claim 24]

Between said 1st magnetic layer and said non-magnetic layers, the 1st magnetic layer and the 4th magnetic layer which carried out switched connection are arranged.

Claim 20 characterized by things thru/or a magnetic memory device according to claim 23.

[Claim 25]

Between said 1st magnetic layer and said 4th magnetic layer, the 2nd nonmagnetic conductive layer for carrying out antiferromagnetism association of the 1st magnetic layer and 4th magnetic layer is arranged.

The magnetic memory device according to claim 24 characterized by things.

[Claim 26]

Said non-magnetic layer consists of an insulating layer which may produce the tunnel effect.

A magnetic memory device given in any 1 term of claim 20 characterized by things thru/or claim 25.

[Claim 27]

The parallel part in said 1st and 2nd write-in lines mutually prolonged in parallel is formed by making at least one side of the 1st and 2nd write-in lines crooked.

The magnetic memory device according to claim 16 characterized by things.

[Claim 28]

While one side of said 1st and 2nd write-in lines extends in the shape of a square wave, another side extends in the shape of a straight line,

The standup part and falling part of the shape of said square wave support said parallel part.

The magnetic memory device according to claim 27 characterized by things.

[Claim 29]

Said 1st or 2nd crooked write-in line is a magnetic memory device according to claim 27 or 28 characterized by being constituted including two hierarchy parts each other connected through the interlayer connection layer which consists of an electrical conducting material.

[Claim 30]

It has two or more read-out lines for passing a read-out current in the direction vertical to the laminating side of said layered product in each magneto-resistive effect component,

Reading appearance of the information is carried out based on the current which flows to said layered product.

A magnetic memory device given in any 1 term of claim 14 characterized by things thru/or claim 25.

[Claim 31]

The write-in track group containing two or more 1st write-in lines and two or more 2nd write-in lines prolonged so that said two or more 1st write-in lines may be intersected, respectively,

The magneto-resistive effect component which has a layered product containing the magnetosensitive layer from which the magnetization direction changes with external magnetic fields

It is an approach for manufacturing a preparation \*\*\*\*\* memory device,  
The process which forms said 1st write-in line on the 1st insulating layer,  
The process which forms the 2nd insulating layer so that the part and perimeter of said 1st write-in line may be covered,

The process which forms said 2nd write-in line on said 2nd insulating layer,  
The process which forms the laminated structure to which said 1st and 2nd write-in lines extend in parallel mutually on both sides of an insulating layer by etching selectively said 2nd insulating layer and said 1st write-in line, and removing them by using said 2nd write-in line as a mask in self align  
\*\*\*\*\* -- the manufacture approach of the magnetic memory device characterized by things.

[Claim 32]

The process which forms said 1st write-in line

The process which forms a part [ \*\*\*\* / said 2nd write-in line / among said 1st write-in line / un-],

The process which forms the 3rd insulating layer so that a part [ \*\*\*\* / said 2nd write-in line of said 1st write-in line / un-] and its perimeter may be covered,

The process which forms a layer flow layer by embedding an electrical conducting material in this beer hall after forming the beer hall linked to the edge of a part [ \*\*\*\* / said 2nd write-in line of said 1st write-in line / un-] in said 3rd insulating layer,

The process at which the edge forms a part parallel to said 2nd write-in line contained in said laminated structure of said 1st write-in line on said 3rd insulating layer so that it may connect with the upper part of said layer flow layer

Implication,

By connecting between a part [ \*\*\*\* / said 2nd write-in line / un-] and parallel parts by said layer flow layer among said 1st write-in line, you make it crooked in the direction of a laminating, and said 1st write-in line is formed.

The manufacture approach of the magnetic memory device according to claim 31 characterized by things.

[Claim 33]

[ when said magnetic memory device is further equipped with the annular magnetic layer in which said 1st write-in line and the 2nd write-in line enclose annularly a part of parallel part / at least ]

The process which forms the 1st annular magnetic layer part in the field corresponding to a part of parallel part [ at least ] in said 1st [ the ] above said 3rd insulating layer, and the 2nd write-in line selectively mutually,

The process which forms the 4th insulating layer so that the side face and top face of this laminated structure may be covered after forming said laminated structure in the parallel part of said 1st and 2nd write-in lines,

The process which forms the annular magnetic layer which consists of said 1st and 2nd annular magnetic layer parts by forming the 2nd annular magnetic layer part so that said the 4th side face and top face of an insulating layer may be selectively connected with said 1st annular magnetic layer part with a wrap

\*\*\*\*\* -- the manufacture approach of the magnetic memory device according to claim 32 characterized by things.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

#### [Field of the Invention]

This invention relates to the magnetic memory device which memorizes information by the external magnetic field using change of the magneto-resistive effect component containing the ferromagnetic from which the magnetization direction changes, and its magnetization direction, and its manufacture approach.

[0002]

#### [Description of the Prior Art]

Conventionally, volatile memory, such as DRAM and SRAM, is used as general-purpose memory used for information processors, such as a computer and communication equipment. In order to hold storage, it is necessary to supply a current continuously, and in such volatile memory, it is necessary to refresh. Moreover, since all information is lost as turning off the power, it is necessary to prepare the memory of a non-volatile as a means for recording the information other than these volatile memory for example, and a flash EEPROM, a magnetic hard disk drive unit, etc. are used.

[0003]

In these nonvolatile memory, improvement in the speed of access has been an important technical problem with improvement in the speed of information processing. Furthermore, information-machines-and-equipment development which can process information always anywhere and which aimed at the so-called ubiquitous computing is furthered quickly [ \*\* ] with rapid spread and high-performance-izing of a portable information device. As a key device which takes the lead in such information-machines-and-equipment development, development of the nonvolatile memory corresponding to high-speed processing is called for strongly.

[0004]

The magnetic random access memory (henceforth MRAM;Magnetic random access memory) by which the magnetic memory device which memorizes information as a technique effective in improvement in the speed of nonvolatile memory according to the magnetization direction in alignment with the easy axis of a ferromagnetic layer was arranged in the shape of a matrix is known. In MRAM, information is memorized using the combination of the magnetization direction in two ferromagnetics. On the other hand, read-out of storage information is performed by detecting resistance change (namely, change of a current or an electrical potential difference) produced by the case where they are the case where the magnetization direction is parallel, and anti-parallel to the direction used as a certain criteria.

[0005]

MRAM by which current utilization is carried out uses the huge magnetic-reluctance (GMR;Giant magneto-resistive) effectiveness. As MRAM using the GMR component from which the GMR effectiveness is acquired, what was indicated by U.S. Pat. No. 5343422 is known. When the magnetization direction in two parallel magnetic layers which met in the direction of an easy axis is mutually parallel to the GMR effectiveness, it is the phenomenon in which resistance turns into the minimum value and becomes with maximum in anti-parallel. There are a coercive force difference type (false spin bulb mold-seudo spin valve mold) and an exchange bias mold (spin bulb;spin valve mold) in MRAM using a GMR component. A GMR component has two ferromagnetic layers and the non-magnetic layer pinched among them, and coercive force difference type MRAM performs a store and read-out of information using the coercive force difference of two ferromagnetics. Here, resistance rate of change in case a GMR component has the configuration of "a ferronickel alloy (NiFe) /

copper (Cu) / cobalt (Co)" is about 6 - 8% of small value. On the other hand, a GMR component has the fixed bed to which the magnetization direction was fixed by antiferromagnetism association with an antiferromagnetism layer, the free layer from which the magnetization direction changes with external magnetic fields, and the non-magnetic layer pinched among them, and MRAM of an exchange bias mold performs a store and read-out of information using the difference in the magnetization direction of the fixed bed and a free layer. For example, although the resistance rate of change at the time of setting the configuration of a GMR component to "platinum manganese (PtMn) / cobalt iron (CoFe) / copper (Cu)/CoFe" is about 10% and showed the bigger value than a coercive force difference type, it was inadequate for attaining the further improvement in storage speed, and the improvement in an access rate.

[0006]

In order to solve these points, MRAM which has a TMR component using a tunnel magneto-resistive effect (henceforth the TMR effectiveness) is proposed. The TMR effectiveness is the effectiveness that the tunnel current which passes an insulating layer by whenever [ angular relation / of the magnetization direction between two ferromagnetic layers which sandwiched the ultra-thin insulating layer (tunnel barrier layer) ], and flows changes. When the magnetization direction in two ferromagnetic layers is mutually parallel, resistance serves as min and, in anti-parallel, becomes with max mutually. In the configuration of "CoFe / aluminum oxide / CoFe" in a TMR component, in MRAM using the TMR effectiveness, it is easy to take matching about 40%, since [ that it is high and ] resistance rate of change of resistance is large, when it combines with semiconductor devices, such as MOSFET. For this reason, as compared with MRAM which has a GMR component, a higher output is obtained easily and improvement in storage capacity or an access rate is expected. The method of memorizing information by the current field generated by passing a current to lead wire by changing the magnetization direction of the magnetic film of a TMR component in the predetermined direction is learned for MRAM using the TMR effectiveness. As an approach to read storage information, the method of detecting resistance change of a sink and a TMR component is learned in the current in the direction vertical to a tunnel barrier layer. In addition, about MRAM using the TMR effectiveness, U.S. Pat. No. 5629922 or JP,9-91949,A has a publication.

[0007]

[Patent reference 1]

U.S. Pat. No. 5343422 description

[Patent reference 2]

U.S. Pat. No. 5629922 description

[Patent reference 3]

JP,9-91949,A

[0008]

[Problem(s) to be Solved by the Invention]

As described above, in MRAM using the TMR effectiveness, a high increase in power can be attained rather than MRAM using the GMR effectiveness. However, even if it is MRAM using the TMR component which shows about 40% of the above resistance rate of change, since output voltage is about dozens of mV, it is inadequate for realizing a higher-density magnetic memory device.

[0009]

Drawing 32 is a top view explaining the configuration in the magnetic memory device using the conventional TMR effectiveness, and drawing 33 shows the important section cross-section configuration of the conventional magnetic memory device corresponding to drawing 32. Read-out and the write-in word line 112,106, and the bit line 105 lie at right angles mutually, and the TMR component 120 which consists of the 1st magnetic layer 102, a tunnel barrier layer 103, and the 2nd magnetic layer 104 so that it may be inserted into the rectangular part is arranged. In MRAM of the type with which such the write-in bit line 105 and the write-in word line 106 intersect perpendicularly, it was difficult to perform the store which could not fully arrange the magnetization direction in the 2nd magnetic layer 104 which is a free layer, but was fully stabilized.

[0010]

Moreover, although information is memorized to each storage cell in MRAM using the TMR effectiveness by changing the magnetization direction of a magnetic film by the induction field by the current which flows the lead wire by which rectangular arrangement was carried out, i.e., a current field, since this current field is an

open (not magnetically shut up in a specific field) field, while being low effectiveness, we are anxious also about the adverse effect to the storage cell which adjoined.

[0011]

Furthermore, although micrifying of a TMR component becomes indispensable when integrating a memory cell highly more and attaining further densification of a magnetic memory device, we are anxious about the following problems. That is, when the aspect ratio (width of face of thickness / laminating side inboard) of each magnetic layer in a TMR component becomes large, an anti-field increases, the magnetic field strength for changing the magnetization direction of a free layer increases, and it is thought that a write-in big current is needed.

[0012]

This invention was made in view of this trouble, and the 1st object of this invention is to offer the magneto-resistive effect component which uses a more powerful field efficiently and is carried in the magnetic memory device and it in which the stable store is possible. The 2nd object has had the adverse effect on the storage cell which adjoined to offer the magneto-resistive effect component carried in little magnetic memory device and it. Furthermore, the 3rd object is to offer the approach for manufacturing such a magnetic memory device easily.

[0013]

[Means for Solving the Problem]

The magneto-resistive effect component of this invention is equipped with the annular magnetic layer constituted so that it might pierce with two or more lead wire while it is arranged in one field side of the layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field, and this layered product so that the direction along a laminating side may be made into shaft orientations. The condition of having closed is shown while annular [ in this invention / "annular" ] is continuation magnetically and electrically. Therefore, although an insulator with which, as for an annular magnetic layer, a current does not flow is not included, the oxide film of extent generated in a production process may also be included.

[0014]

With the magneto-resistive effect component of this invention, by the above-mentioned configuration, the magnetic path closed by passing a current to two or more lead wire can be formed, and flux reversal of a magnetosensitive layer can be performed efficiently.

[0015]

Two or more 2nd write-in lines prolonged so that the magnetic memory device of this invention may intersect two or more 1st write-in lines and the 1st write-in line of these plurality, respectively, It has two or more magneto-resistive effect components which contain the layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field, respectively. While this magneto-resistive effect component is arranged so that the direction which met the laminating side at one field side of a layered product may be made into shaft orientations, it is made to contain the annular magnetic layer constituted so that it might pierce by the 1st write-in line and the 2nd write-in line.

[0016]

In the magnetic memory device of this invention, by the above-mentioned configuration, the magnetic path closed by passing a current can be formed in the both sides of the 1st and 2nd write-in lines, and flux reversal in the magnetosensitive layer of a magneto-resistive effect component can be efficiently performed to them.

[0017]

The manufacture approach of the magnetic memory device of this invention Two or more 1st write-in lines, The write-in track group containing two or more 2nd write-in lines prolonged so that the 1st write-in line of these plurality may be intersected, respectively, The process which is an approach for manufacturing the magnetic memory device equipped with the magneto-resistive effect component which has a layered product containing the magnetosensitive layer from which the magnetization direction changes, and forms the 1st write-in line on the 1st insulating layer by the external magnetic field, The process which forms the 2nd insulating layer so that the part and perimeter of the 1st write-in line may be covered, The process which forms the 2nd write-in line on this 2nd insulating layer, and by etching selectively the 2nd insulating layer and the 1st write-in line, and removing them by using this 2nd write-in line as a mask It is made to include the process which forms the

laminated structure to which the 1st and 2nd write-in lines extend in parallel mutually on both sides of an insulating layer in self align. Here, the insulating layer inserted by the 1st write-in line and the 2nd write-in line in the laminated structure corresponds to the 2nd insulating layer. Furthermore, the parallel in this invention include \*\*10 degrees of error range on manufacture.

[0018]

By the manufacture approach of the magnetic memory device of this invention, since it was made to include the process which forms the laminated structure which extends in parallel in self align, high processing of alignment precision is attained and simplification can be further attained as the whole production process. Moreover, it is desirable to connect the layered product to an annular magnetic layer and an electric target.

[0019]

It is desirable to consist of magneto-resistive effect components of this invention so that two or more lead wire may be mutually prolonged in parallel in the field which pierces through an annular magnetic layer. By carrying out like this, the synthetic field produced by passing a current to two or more lead wire can be made larger than the case where two or more write-in lines cross mutually, and flux reversal in a magnetosensitive layer can be performed more efficiently.

[0020]

You may constitute from a magneto-resistive effect component of this invention so that a part of annular magnetic layer may serve as a magnetosensitive layer. Or a magnetosensitive layer is prepared in another object with an annular magnetic layer, and a magnetosensitive layer and an annular magnetic layer may be made to carry out switched connection magnetically. Furthermore, you may make it arrange the nonmagnetic conductive layer for carrying out antiferromagnetism association of a magnetosensitive layer and the annular magnetic layer between a magnetosensitive layer and an annular magnetic layer.

[0021]

Furthermore, with the magneto-resistive effect component of this invention, information may be made to be detected based on the current to which a layered product flows in the direction vertical to the laminating side of a layered product including a non-magnetic layer, the 1st magnetic layer by which the laminating was carried out and the magnetization direction was fixed to the one side of this non-magnetic layer, and the 2nd magnetic layer which functions as magnetosensitive layers from which a laminating is carried out to the 1st magnetic layer and opposite hand of a non-magnetic layer, and the magnetization direction changes with external magnetic fields. In this case, you may make it a non-magnetic layer consist of an insulating layer which may produce the tunnel effect.

[0022]

Moreover, it is desirable to have coercive force with a bigger magnetosensitive layer than an annular magnetic layer with the magneto-resistive effect component of this invention. Thereby, the magnetization direction of a magnetosensitive layer is more stable. Moreover, the 3rd magnetic layer of the antiferromagnetism which carried out switched connection to the 1st magnetic layer may be made to be arranged with the non-magnetic layer of the 1st magnetic layer in an opposite hand. Moreover, the 1st magnetic layer and the 4th magnetic layer which carried out switched connection may be made to be arranged between the 1st magnetic layer and a non-magnetic layer. In this case, the 2nd nonmagnetic conductive layer for carrying out antiferromagnetism association of the 1st magnetic layer and 4th magnetic layer may be made to be arranged between the 1st magnetic layer and the 4th magnetic layer.

[0023]

It is desirable to consist of magnetic memory devices of this invention, as the 1st write-in line and the 2nd write-in line are mutually prolonged in parallel in the field which pierces through an annular magnetic layer. By carrying out like this, the synthetic field produced by passing a current to the 1st and 2nd lead wire can be made larger than the case where the 1st and 2nd write-in lines cross mutually, and flux reversal in the magnetosensitive layer of a magneto-resistive effect component can be performed more efficiently.

[0024]

You may constitute from a magnetic memory device of this invention so that a part of annular magnetic layer may serve as a magnetosensitive layer. Or a magnetosensitive layer is prepared in another object with an annular magnetic layer, and a magnetosensitive layer and an annular magnetic layer may be made to carry out switched connection magnetically. Furthermore, you may make it arrange the nonmagnetic conductive layer for

carrying out antiferromagnetism association of a magnetosensitive layer and the annular magnetic layer between a magnetosensitive layer and an annular magnetic layer.

[0025]

In the magnetic memory device of this invention, the magnetization direction of the 2nd magnetic layer may be made to be detected based on the current to which a layered product flows in the direction vertical to the laminating side of a layered product including a non-magnetic layer, the 1st magnetic layer by which the laminating was carried out and the magnetization direction was fixed to the one side of this non-magnetic layer, and the 2nd magnetic layer which a laminating is carried out to the 1st magnetic layer and opposite hand of a non-magnetic layer, and functions as magnetosensitive layers. In this case, it is desirable to have coercive force with the 2nd bigger magnetic layer than an annular magnetic layer. Thereby, it is because the magnetization direction of the 2nd magnetic layer is more stable. Furthermore, it is desirable to have coercive force with the 1st bigger magnetic layer than the 2nd magnetic layer in this case. This is because the magnetization direction in the 1st magnetic layer is maintained in the fixed direction.

[0026]

In the magnetic memory device of this invention, further, while the 3rd magnetic layer of the antiferromagnetism which carried out switched connection to the 1st magnetic layer in the opposite hand is arranged with the non-magnetic layer of the 1st magnetic layer in the above-mentioned case, the 1st magnetic layer and the 4th magnetic layer which carried out switched connection may be made to be arranged between the 1st magnetic layer and a non-magnetic layer. Furthermore, the non-magnetic layer conductive layer for carrying out antiferromagnetism association of the 1st magnetic layer and 4th magnetic layer may be made to be arranged between the 1st magnetic layer and the 4th magnetic layer.

[0027]

Moreover, you may constitute from a magnetic memory device of this invention so that a non-magnetic layer may consist of an insulating layer which may produce the tunnel effect.

[0028]

By the magnetic memory device of this invention, the parallel part in the 1st and 2nd write-in lines mutually prolonged in parallel may be formed further again by making at least one side of the 1st and 2nd write-in lines crooked. In that case, while one side of the 1st and 2nd write-in lines extends in the shape of a square wave, another side extends in the shape of a straight line, and square wave-like a standup part and a falling part can respond to a parallel part. In this case, the 1st or 2nd crooked write-in line may be constituted including two hierarchy parts each other connected through the interlayer connection layer which consists of an electrical conducting material.

[0029]

Furthermore, in the magnetic memory device of this invention, it has two or more read-out lines for passing a read-out current in the direction vertical to the laminating side of the layered product in each magneto-resistive effect component, the magnetization direction of a magnetosensitive layer is detected based on the current which flows to a layered product, and the reading appearance of the information may be made to be carried out.

[0030]

By the manufacture approach of the magnetic memory device of this invention The process in which the process which forms the 1st write-in line forms a part [ \*\*\*\* / the 2nd write-in line / among the 1st write-in line / un-], The process which forms the 3rd insulating layer so that a part [ \*\*\*\* / the 2nd write-in line of the 1st write-in line / un-] and its perimeter may be covered, After forming the beer hall linked to the edge of a part [ \*\*\*\* / the write-in line of / 2nd / the 1st write-in line / un-] in the 3rd insulating layer, by embedding an electrical conducting material in this beer hall The process which forms a layer flow layer, and on the 3rd insulating layer, the inside of the 1st write-in line, Between parts and parallel parts by connecting by the layer flow layer including the process formed so that the edge may be connected to the upper part of a layer flow layer [ \*\*\*\* / the write-in line of / 2nd / the 1st write-in line / un-] The 1st write-in line is made crooked also not only in the direction of a film surface but in the direction of a laminating, and you may make it form it.

[0031]

By the manufacture approach of the magnetic memory device of this invention Furthermore, when a magnetic memory device is further equipped with the annular magnetic layer in which the 1st write-in line and the 2nd write-in line enclose annularly a part of parallel part [ at least ], it sets. The process which forms the 1st annular

magnetic layer part in the field corresponding to a part of parallel part [ at least ] in the 1st above the 3rd insulating layer, and the 2nd write-in line selectively mutually, The process which forms the 4th insulating layer so that the side face and top face of this laminated structure may be covered after forming the laminated structure in the parallel part of the 1st and 2nd write-in lines, You may make it include the process which forms the annular magnetic layer which consists of the 1st and 2nd annular magnetic layer parts by forming the 2nd annular magnetic layer part so that the 4th side face and top face of an insulating layer may be selectively connected with the 1st annular magnetic layer part with a wrap.

[0032]

[Embodiment of the Invention]

Hereafter, the gestalt of operation of this invention is explained to a detail with reference to a drawing.

[0033]

[The gestalt of the 1st operation]

First, the configuration of the magnetic memory device which starts the gestalt of the 1st operation with reference to drawing 1 thru/or drawing 7 is explained.

[0034]

Drawing 1 expresses the magnetic whole memory device configuration in the gestalt of this operation. The magnetic memory device is equipped with an address buffer 51, a data buffer 52, the control logic 53, the storage cell group 54, the 1st actuation control circuit section 56, the 2nd actuation control circuit section 58, the external address input terminals A0-A20, and the external data terminals D0-D7.

[0035]

The storage cell group 54 has the matrix structure arranged in the direction of a word line (the direction of X) and the direction of a bit line (the direction of Y) in which the storage cell 1 equipped with the tunnel magneto-resistive effect component (henceforth a TMR component) intersects perpendicularly mutually. [ much ] A storage cell 1 is behind explained in full detail about this, although it is the smallest unit which memorizes data in a magnetic memory device.

[0036]

An address buffer 51 incorporates the address signal from the outside from the external address input terminals A0-A20, and amplifies it to the voltage level which is needed with the buffer amplifier with which the interior was equipped in the 1st and the 2nd actuation control circuit section 56, and the address decoder circuits 56A and 58B in 58. Furthermore, an address buffer 51 functions as outputting to the 2nd actuation control circuit section 58 through the direction address line 57 of Y while outputting the amplified address signal to the 1st actuation control circuit section 56 through the direction address line 55 of X by dividing into two.

[0037]

After amplifying a data buffer 52 with the buffer amplifier which equipped the interior with the information signal recorded when reading the information signal memorized by the storage cell group 54, it is outputted to the external data terminals D0-D7 by low impedance. Furthermore, in case write-in actuation to the storage cell group 54 is performed, the signal level of the external data terminals D0-D7 is incorporated, and after amplifying to the voltage level which is needed with an internal buffer amplifier in the 1st and the 2nd actuation control circuit section 56, and the current drive circuits 56C and 58C in 58, it functions as transmitting to the current drive circuits 56C and 58C through the data bus 60 for the direction store of X, and the data bus 61 for the direction store of Y.

[0038]

The control logic section 53 incorporates the signal level from the chip select terminal CS which chooses what is made into read-out and a write-in object from two or more storage cell groups 54, and the signal level from the write enable terminal WE which functions as outputting a write-permission signal, and functions as outputting output-control signal 53A towards a data buffer 52.

[0039]

The 1st actuation control circuit section 56 has address decoder circuit 56A in the direction of Y, sense amplifier circuit 56B, and current drive circuit 56C, and the 2nd actuation control circuit section 58 has address decoder circuit 58A in the direction of X, current regulator circuit 58B, and current drive circuit 58C.

[0040]

The address decoder circuits 56A and 58A choose later WORD decoding line 71X and bit decoding line 71Y

according to the inputted address signal. Sense amplifier circuit 56B and current regulator circuit 58B are circuits driven in case read-out actuation is performed, and the current drive circuits 56C and 58C are circuits driven in case write-in actuation is performed.

[0041]

Sense amplifier circuit 56B and the storage cell group 54 are connected by two or more bit decoding line 71Y to which a sense current flows in the case of read-out actuation. Similarly, current regulator circuit 58B and the storage cell group 54 are connected by two or more later WORD decoding line 71X to which a sense current flows in the case of read-out actuation.

[0042]

Current drive circuit 56C and the storage cell group 54 are connected through the later write-in bit line 5 which is needed in the case of write-in actuation. Similarly, current drive circuit 58C and the storage cell group 54 are connected through the later write-in word line 6 which is needed in the case of write-in actuation.

[0043]

The data bus 62 for the direction read-out of Y functions as transmitting the output from sense amplifier circuit 56B of the direction of Y to output-buffer 52B of a data buffer 52.

[0044]

Drawing 2 expresses notionally the physical relationship of two or more write-in bit lines 5 which can be set in the storage cell group 54, the write-in word line 6, and a storage cell 1. As shown in drawing 2, while one write-in word line 6 extends in the shape of a square wave, the write-in bit line 5 of another side has extended in the shape of a straight line. Square wave-like the standup part and falling part in the write-in word line 6 form two or more parallel parts 10 with the write-in bit line 5. The storage cell 1 is formed in the crossing field of the write-in bit line 5 and the write-in word line 6 so that a part of each parallel part [ at least ] 10 may be surrounded. Here, that the storage cell 1 is formed in the crossing field contains, also when the storage cell 1 is formed next to intersectional. In the write-in bit line 5 and the write-in word line 6, the current from the current drive circuits 56C and 58C flows, respectively. About the write-in actuation to the storage cell 1 using the bit line 5 write-in [ these ] and the write-in word line 6, it mentions later.

[0045]

Next, with reference to drawing 3, the circuitry concerning the read-out actuation in the magnetic memory device of the gestalt of this operation is explained.

[0046]

Drawing 3 shows the important section circuitry of the part concerning read-out actuation. By the storage cell group 54, it extends in the direction of X, and two or more read-out word lines 12 located in a line in the direction of Y at equal intervals and two or more read-out bit lines 13 which were prolonged in the direction of Y and located in a line in the direction of X at equal intervals intersect perpendicularly, and it is arranged in the shape of a grid. To each field to which the read-out word line 12 and the read-out bit line 13 intersected perpendicularly, two or more storage cells 1 are arranged at equal intervals. While the end is connected to the read-out word line 12, respectively, as for each storage cell 1, the other end is connected to the read-out bit line 13, respectively.

[0047]

The TMR component 20 is formed in each storage cell 1. The condition of either a high resistance condition or a low resistance condition is chosen by the magnetization direction [ in / in the TMR component 20 / two internal ferromagnetic layers ]. About the detail of a storage cell 1, it mentions later.

[0048]

As for the end of the read-out word line 12, the word line selecting switch 74 is connected, respectively. It connects also with the current-limiting resistance 76, and this word line selecting switch 74 chooses either while connecting with WORD decoding line 71X. The current-limiting resistance 76 has the function to adjust the magnitude of a read-out current, and the edge of an opposite hand is grounded in the word line selecting switch 74. The end of the read-out bit line 13 is connected to the bit line selecting switch 73, respectively, and the other end is grounded, respectively. It connects also with the current potential conversion resistance 72, and the bit line selecting switch 73 chooses either while connecting with bit decoding line 71Y. This current potential conversion resistance 72 functions as taking out a read-out current as electrical-potential-difference change.

[0049]

In the magnetic memory device which has such circuitry, based on a sink and this read-out current, the magnetization direction of the annular magnetic layer 4 is detected in a read-out current in the direction vertical to the laminating side of the layered product containing the 1st magnetic layer 2 in each TMR component 20, the magnetosensitive layer constituted as a part of annular magnetic layer 4, and the tunnel barrier layer 3, and reading appearance of the information is carried out. This annular magnetic layer 4 is constituted so that the puncturing direction at the time of observing annular magnetic layer 4 simple substance as shown in later drawing 7, i.e., the shaft orientations of the annular magnetic layer 4, may turn into a direction along the laminating side of the TMR component 20 which is a layered product. The configuration of such an annular magnetic layer 4 is the same also in the gestalt, modification, and example of other operations mentioned later. About concrete read-out actuation, it mentions later.

[0050]

Then, the detailed configuration of a magnetic memory device is explained with reference to drawing 4 thru/or drawing 7 (A).

[0051]

Drawing 4 and drawing 5 express the important section flat-surface configuration of the storage cell group 54. The write-in bit line 5, the write-in word line 6, and storage cell 1 which were shown in drawing 4 correspond with drawing 2. Drawing 6 is the amplification perspective view of a storage cell 1. Drawing 7 (A) is the sectional view showing the configuration of the cutting plane which met the A-A line of the storage cell 1 shown in drawing 4.

[0052]

As shown in drawing 4, the magnetic memory device of the gestalt of this operation contains two or more write-in bit lines 5 and two or more write-in word lines 6 prolonged so that two or more of these write-in bit lines 5 may be intersected, respectively. The magnetic memory device is constituted so that it may have the parallel part 10 to which the bit line 5 write-in [these] and the write-in word line 6 extend in parallel mutually to the field to which the write-in bit line 5 and the write-in word line 6 cross. Furthermore, the TMR component 20 is arranged at a parallel part 10, by the field (namely, setting to the annular magnetic layer 4 external magnetic field) which produces the both sides of the write-in bit line 5 in these parallel parts 10, and the write-in word line 6 according to the flowing current, the magnetization direction of the annular magnetic layer 4 which makes a part of TMR component 20 changes, and information is memorized.

[0053]

As shown in drawing 4, two or more write-in bit lines 5 of the shape of a straight line prolonged in the direction of Y are located in a line in the direction of X at equal intervals, and specifically, the write-in word line 6 which extended in the shape of a square wave is formed in XY flat surface so that two or more of these write-in bit lines 5 may be intersected, respectively. Square wave-like the standup part and falling part of the write-in word line 6 form the write-in bit line and the parallel part 10. Although formed in the location which was mostly in agreement in XY flat surface, the write-in bit line 5 and the write-in word line 6 consist of parallel parts 10 so that it may have spacing with the write-in bit line 5 and the write-in word line 6 fixed to Z shaft orientations. In addition, in drawing 4, in order to make legible the configuration of the write-in word line 6, some write-in bit lines 5 are omitted and illustrated.

[0054]

Furthermore, as shown in drawing 6, the write-in word line 6 has two hierarchy parts formed in a different field in a Z direction, i.e., up write-in word line 6U and lower write-in bit line 6B, and is mutually connected through the interlayer connection layer 17 which consists of electrical conducting materials, such as aluminum (aluminum), respectively. This interlayer connection layer 17 is one example of the "layer flow layer" in this invention. In addition, in drawing 6, the graphic display of the read-out word line 13 is omitted.

[0055]

The write-in bit line drawer electrode 42 is formed in the ends of two or more write-in bit lines 5, respectively. the write-in bit line drawer electrode 42 -- respectively -- on the other hand, it connects with current drive circuit 56C, and it connects so that another side may be grounded eventually. Similarly, the write-in WORD wire-drawing outgoing-call pole 41 is established in the ends of two or more write-in word lines 6, respectively. the write-in WORD wire-drawing outgoing-call pole 41 -- respectively -- on the other hand, it connects with current drive circuit 58C, and it connects so that another side may be grounded eventually.

[0056]

The storage cell 1 arranged as shown in drawing 4 is arranged in each crossing of two or more read-out word lines 12 which can be set at XY flat surface, and two or more read-out bit lines 13 as shown in drawing 5. Here, the top face (TMR component 20 side) of a storage cell 1 touched the read-out bit line 13, and the underside (the TMR component 20 is an opposite hand) is in contact with the read-out word line 12.

[0057]

Drawing 7 (A) expresses the cross-section configuration in the A-A cutting plane line of the storage cell 1 shown in drawing 4 and drawing 6.

[0058]

As shown in drawing 7 (A), a storage cell 1 has the TMR component 20, the write-in bit line 5, the write-in word line 6, and an insulator layer 7, and it is formed so that it may be inserted between the read-out word line 12 and the read-out bit line 13. The TMR component 20 was formed annularly and equipped with the layered product constituted so that a current might flow in the direction vertical to a laminating side including the annular magnetic layer 4 constituted so that it might pierce with two or more lead wire, and the magnetosensitive layer constituted as a part of this annular magnetic layer 4. A layered product the TMR component 20 specifically The tunnel barrier layer 3, The 1st magnetic layer 2 by which the laminating was carried out and the magnetization direction was fixed to the one side of this tunnel barrier layer 3, Based on the current which flows in the direction vertical to the laminating side of this layered product, the magnetization direction of the annular magnetic layer 4 as a magnetosensitive layer is detected including a part of annular magnetic layer 4 which functions as a magnetosensitive layer from which a laminating is carried out to the 1st magnetic layer 2 and opposite hand of the tunnel barrier layer 3, and the magnetization direction changes with external magnetic fields.

[0059]

If the TMR component 20 impresses an electrical potential difference to a laminating side perpendicularly between the 1st magnetic layer 2 and the annular magnetic layer (magnetosensitive layer) 4, for example the electron of the 1st magnetic layer 2 will run through the tunnel barrier layer 3, it will move to the annular magnetic layer (magnetosensitive layer) 4, and tunnel current will flow. This tunnel current changes with the relative include angles of the spin of the 1st magnetic layer 2 and the spin of the annular magnetic layer (magnetosensitive layer) 4 in an interface part with the tunnel barrier layer 3. Namely, when the spin of the 1st magnetic layer 2 and the spin of the annular magnetic layer (magnetosensitive layer) 4 are mutually parallel, resistance serves as min, and resistance serves as max at the time of anti-parallel. Magnetic-reluctance rate of change (MR ratio) is defined like a formula (1) using these resistance.

[0060]

(MR ratio) = $dR/R \dots (1)$

[0061]

"dR" is the difference of resistance with the case where they are the case where spin is mutually parallel, and anti-parallel here, and "R" is resistance in case spin is anti-parallel mutually.

[0062]

It depends for the resistance (henceforth tunnel resistance  $R_t$ ) over tunnel current to the thickness  $T$  of the tunnel barrier layer 3 strongly. In a low-battery field, tunnel resistance  $R_t$  increases exponentially to the thickness  $T$  of the tunnel barrier layer 3, as shown in the formula (2).

[0063]

$R_t \propto \exp(2\chi_i T)$ ,  $\chi_i = \{8\pi^2 m^*(\phi - E_f)\}^{0.5} / h \dots (2)$

[0064]

Here, in barrier height and " $m^*$ ", an electronic effective mass and " $E_f$ " express Fermi energy, and  $h$  expresses [ $\phi$ ] a Planck's constant. Generally, in the memory device using a TMR component, in order to aim at matching with semiconductor devices, such as a transistor, it is supposed that tunnel resistance  $R_t$  is [ about several 10kohm-(micrometer)<sup>2</sup> ] suitable. However, in order to attain densification in a magnetic memory device, and high-speed-ization of operation, it is desirable 10kohm (micrometer) and that tunnel resistance  $R_t$  takes still more preferably for 1kohm (micrometer) and 2 or less two or less. Therefore, in order to realize the above-mentioned tunnel resistance  $R_t$ , it is desirable to set still more preferably thickness  $T$  2nm or less of the tunnel barrier layer 3 to 1.5nm or less.

[0065]

While tunnel resistance  $R_t$  can be reduced by making thin thickness  $T$  of the tunnel barrier layer 3, since the leakage current resulting from the irregularity of a junction interface with the 1st magnetic layer 2 and the annular magnetic layer (magnetosensitive layer) 4 arises, MR ratio will fall. In order to prevent this, thickness  $T$  of the tunnel barrier layer 3 needs to have the thickness which is extent to which leakage current does not flow, and it is desirable that it is specifically the thickness of 0.3nm or more.

[0066]

As for the TMR component 20 shown in drawing 7 (A), it is desirable to be constituted so that it may have coercive force difference type structure and the way of the coercive force of the 1st magnetic layer 2 may become larger than the coercive force of the annular magnetic layer (magnetosensitive layer) 4. As for the coercive force of the 1st magnetic layer 2, it is desirable that it is larger than  $x(50/4\pi)$  103 A/m, and, specifically, it is especially  $(100/4\pi)$  desirable that it is more than  $x103$  A/m. By carrying out like this, the magnetization direction in the 1st magnetic layer 2 can prevent being influenced of an unnecessary field by an external \*\*\*\* field etc. The 1st magnetic layer 2 consists of a cobalt iron alloy (CoFe) with a thickness of 5nm. Otherwise, it is possible to apply the cobalt (Co) of a simple substance, a cobalt platinum alloy (CoPt), a ferronickel cobalt alloy (NiFeCo), etc. to the 1st magnetic layer 2. moreover, the easy axis of the 1st magnetic layer 2 and the annular magnetic layer (magnetosensitive layer) 4 -- the magnetization direction of the 1st magnetic layer 2 and the annular magnetic layer (magnetosensitive layer) 4 -- mutual -- parallel -- or -- anti -- an parallel thing is desirable in order to make it stabilize in the condition of becoming parallel.

[0067]

The annular magnetic layer (magnetosensitive layer) 4 has extended so that a part of parallel part [ at least ] 10 in the write-in bit line 5 and the write-in word line 6, i.e., field which pierces through the annular magnetic layer (magnetosensitive layer) 4, may be surrounded annularly, and it is constituted so that a reflux field may produce this parallel part 10 in the annular magnetic layer 4 interior according to the flowing current. This annular magnetic layer 4 is a storage layer which memorizes information, the magnetization direction of the annular magnetic layer 4 is reversed by the above-mentioned reflux field, and informational storage is made by it. The thickness of the direction of a cross section in the part as a magnetosensitive layer which the annular magnetic layer 4 consists for example, of a ferronickel alloy (NiFe), and makes a part of TMR component 20 is 20nm. The range of the coercive force of the annular magnetic layer 4 is not more than more than  $x(50/4\pi)$  103 A/m  $(100/4\pi) x103$  A/m, and it is still more desirable to be constituted so that it may become smaller than the coercive force of the 1st magnetic layer 2.  $(50/4\pi)$  It is because the magnetization direction in the annular magnetic layer 4 may be disturbed in the coercive force below  $x103$  A/m by the field with an unnecessary external \*\*\*\* field etc. It is because degradation of TMR component 20 the very thing may arise on the other hand by generation of heat which originates in buildup of a write-in current in coercive force which exceeds  $x(100/4\pi)$  103 A/m. Moreover, in order to centralize the current field by the write-in bit line 5 and the write-in word line 6 on the annular magnetic layer 4, the larger one of the permeability of the annular magnetic layer 4 is desirable. It is 2000 or more and, specifically, is 6000 or more more preferably.

[0068]

The write-in bit line 5 and the write-in word line 6 all have the structure where the laminating of the titanium (Ti) of 10nm thickness, the titanium nitride (TiN) of 10nm thickness, and the aluminum (aluminum) of 500nm thickness was carried out to order, and are mutually insulated electrically by the insulator layer 7. You may make it the write-in bit line 5 and the write-in word line 6 consist of at least one sort in aluminum (aluminum), copper (Cu), and a tungsten (W).

[0069]

Next, the actuation in the magnetic memory device of the gestalt of this operation is explained.

[0070]

First, with reference to drawing 2 and drawing 7 (B), and (C), the write-in actuation in a storage cell 1 is explained. Drawing 7 (B) and (C) are the cross sections in the A-A cutting plane line of the storage cell 1 shown in drawing 4 and drawing 6, and express the relation between the direction of a current, and the magnetization direction.

[0071]

Mutually, drawing 7 (B) and (C) show the case for which a storage cell 1 is passed where a write-in current

flows in the same direction mutually to the parallel write-in bit line 5 and the parallel write-in word line 6, and correspond to the condition of storage cell 1A in drawing 2. Drawing 7 (B) showed the case where a write-in current flowed in the direction of Y toward the back from this side in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer 4 in the direction of a clockwise rotation. On the other hand, drawing 7 (C) showed the case where a write-in current flowed in the direction of -Y toward this side from the back in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer (magnetosensitive layer) 4 in the counter clockwise direction. Thus, if a current flows in the same direction, it will be reversed to the write-in bit line 5 and the write-in word line 6, and the magnetization direction of the annular magnetic layer 4 will record 0 or 1 on them. For example, when the condition of drawing 7 (B) is set to 0, the condition of drawing 7 (C) is identified as 1. Here, when a write-in current flows to hard flow mutually like the condition of storage cell 1B shown in drawing 2, or when a write-in current flows only to either, the magnetization direction of the annular magnetic layer 4 is not reversed, but rewriting of data is performed.

[0072]

Next, with reference to drawing 1 and drawing 3, the read-out actuation in a magnetic memory device is explained. First, one of two or more bit decoding line 71Y is chosen by address decoder circuit 56A in the 1st actuation control circuit section 56, and the corresponding bit line selecting switch 73 of a part drives. The selected bit line selecting switch 73 will be in an energization condition, a read-out current flows to the read-out bit line 13, and electropositive potential is given to the TMR component 20 side of a storage cell 1. One of two or more WORD decoding line 71X is similarly chosen by address decoder circuit 58A in the 2nd actuation control circuit section 58, and the corresponding word line selecting switch 74 of a part drives. The selected word line selecting switch 74 will be in an energization condition, a read-out current flows to the read-out word line 12, and, as for the TMR component 20 of a storage cell 1, electronegative potential is given to an opposite hand. Therefore, a read-out current required for read-out can be passed to one storage cell 1 chosen by address decoder circuit 56A and address decoder circuit 58A. Based on this read-out current, the magnetization direction of the annular magnetic layer (magnetosensitive layer) 4 can be detected, and the memorized information can be read.

[0073]

In the magnetic memory device of the gestalt of this operation, it is annularly formed of the above-mentioned configuration. Since it had the layered product constituted so that a current might flow in the direction vertical to a laminating side including the annular magnetic layer (magnetosensitive layer) 4 constituted so that it might pierce with the write-in bit line 5 and the write-in word line 6 While being able to form in the both sides of the write-in bit line 5 and the write-in word line 6 the magnetic path closed by passing a current and being able to perform efficiently flux reversal in the annular magnetic layer (magnetosensitive layer) 4 of the TMR component 20 Magnetic effect can be reduced to the storage cell which adjoined the storage cell made into a write-in object. Furthermore, since it constituted so that the write-in bit line 5 and the write-in word line 6 might be mutually prolonged in parallel in the field which pierces through the annular magnetic layer (magnetosensitive layer) 4 By passing a current to the write-in bit line 5 and the write-in word line 6, the synthetic field produced in the annular magnetic layer (magnetosensitive layer) 4 can be made larger than the case where these write-in lines cross mutually, and flux reversal in the annular magnetic layer (magnetosensitive layer) 4 can be performed more efficiently.

[0074]

Next, the manufacture approach of the magnetic memory device of the gestalt this operation which has the above configurations is explained.

[0075]

The manufacture approach of the magnetic memory device of the gestalt this operation The process which carries out flattening of that front face after forming insulator layer 7C so that the process which forms up write-in word line 6U on insulator layer 7B, and the field corresponding to the parallel part 10 of this up write-in word line 6U and its perimeter may be covered, The process which forms the write-in bit line 5 on insulator layer 7C by which flattening was carried out, and by etching insulator layer 7C selectively and removing it by using this write-in bit line 5 as a mask The process which forms the laminated structure 19 in the parallel part 10 of the write-in bit line 5 and up write-in word line 6U in self align is included. Hereafter, it explains

concretely.

[0076]

With reference to drawing 8 thru/or drawing 23, the formation approach of a storage cell 1 is mainly of the magnetic memory devices explained to a detail. In addition, drawing 8 (A) thru/or drawing 23 (A) express the cross-section configuration which met the A-A cutting plane line shown in drawing 4, and drawing 8 (B) thru/or drawing 23 (B) express the cross-section configuration which met the B-B cutting plane line shown in drawing 4.

[0077]

First, as shown in drawing 8, the substrate 11 which consists of silicon (Si) is prepared, on this substrate 11, a sputtering system etc. is used in order, the laminating of titanium (Ti), titanium nitride (TiN), and the aluminum (aluminum) is carried out, and multilayer 16B is formed. Next, after continuing and applying a predetermined resist to the whole surface, i line reduction stepper etc. is used and the resist pattern 31 of a predetermined configuration is formed. This resist pattern 31 is used as a mask, for example, reactive ion etching (RIE; Reactive Ion Etching) is performed selectively, using boron trichloride (BCl<sub>3</sub>) gas as reactant gas. Thereby, as shown in drawing 9, lower write-in word line 6B of a predetermined configuration is formed. In this case, the width of face which met in the direction of X forms so that it may be set to 700nm.

[0078]

Next, using TEOS (ortho-silicic-acid 4 ethyl; Si<sub>4</sub> (OC<sub>2</sub>H<sub>5</sub>)), as shown in drawing 10, insulator layer 7A which consists of silicon oxide (SiO<sub>2</sub>) is formed so that the whole may be covered with CVD (Chemical Vapor Deposition) equipment. After this, CMP (Chemical Mechanical Polishing) equipment performs flattening of the front face of insulator layer 7A.

[0079]

As shown in drawing 11 after this, the read-out word line 12 and pars-basilaris-ossis-occipitalis annular magnetic layer 4B are selectively formed in the field corresponding to a part of parallel part [ at least ] 10 of the write-in bit line 5 and the write-in word line 6 on insulator layer 7A by which flattening was carried out in order. Here, pars-basilaris-ossis-occipitalis annular magnetic layer 4B is one example corresponding to "the 1st annular magnetic layer part" of this invention. First, on insulator layer 7A, titanium (Ti), TiN, and aluminum (aluminum) are formed in order with a sputtering system etc., and, specifically, the multilayer (not shown) which serves as the read-out word line 12 behind is formed. After this, a resist is applied so that the whole may be covered, and a resist pattern (not shown) is formed using i line stepper. The read-out word line 12 is formed by performing RIE processing etc. and carrying out patterning of the above-mentioned multilayer using this resist pattern. Subsequently, a resist pattern (not shown) is formed using i line stepper, for example, the plating film (not shown) which consists of a ferronickel alloy (atomic ratio; nickel:Fe=80:20) is formed by being immersed in the plating tub of an iron sulfate (FeSO<sub>4</sub>) and a nickel sulfate (NiSO<sub>4</sub>), and energizing. After this, pars-basilaris-ossis-occipitalis annular magnetic layer 4B is formed by carrying out patterning of the plating film (not shown).

[0080]

After forming the read-out word line 12 and pars-basilaris-ossis-occipitalis annular magnetic layer 4B, as shown in drawing 12 (A) and (B), using TEOS, the whole surface is covered, insulator layer 7B is formed with a CVD system, and CMP equipment performs flattening of the front face of insulator layer 7B. Furthermore, beer hall 7H for connecting up write-in word line 6U and lower write-in word line 6B are formed (refer to drawing 12 (B)). In this case, after performing resist spreading on insulator layer 7B, for example, forming a resist pattern by i line stepper, beer hall 7H are formed by RIE using C<sub>4</sub>F<sub>8</sub> as reactant gas.

[0081]

Then, using LTS (Long Throw Sputtering) equipment etc., by embedding electrical conducting materials, such as aluminum (aluminum), beer hall 7H, as shown in drawing 13 (B), the interlayer connection layer 17 is formed. It functions as this interlayer connection layer 17 connecting electrically up write-in word line 6U and lower write-in word line 6B. After forming the interlayer connection layer 17, metal multilayer 16U which covers the whole surface as too shown in drawing 13 (A) and (B) using LTS equipment, for example, consists of titanium (Ti), titanium nitride (TiN), and aluminum (aluminum) is formed.

[0082]

After covering the whole surface and forming a resist pattern (not shown) on metal multilayer 16U by i line

stepper, this is used as a mask and patterning of the metal multilayer 16U is carried out by performing RIE processing. By carrying out like this, as shown in drawing 14 (A) and (B), up write-in word line 6U of the field corresponding to a parallel part 10 is formed. In this case, while being formed so that that edge may be connected to the upper part of the interlayer connection layer 17, it is important to form so that it may become somewhat larger than the width of face of the direction of X of the write-in bit line 5 formed at an after process. [0083]

After forming up write-in word line 6U, as shown in drawing 15 (A) and (B), using TEOS, the whole surface is covered, insulator layer 7C is formed with a CVD system, and CMP equipment performs flattening of the front face of insulator layer 7C. On insulator layer 7C which performed flattening, a sputtering system etc. is used, titanium (Ti), TiN, and aluminum (aluminum) are formed in order, and multilayer 5A which becomes the write-in bit line 5 behind is formed. Furthermore, after applying a resist on multilayer 5A, a resist pattern 32 is selectively formed by i line stepper.

[0084]

Patterning of the multilayer 5A is carried out by using this resist pattern 32 as a mask, for example, performing RIE processing using BC13 gas as reactant gas. The write-in bit line 5 is formed by carrying out like this.

[0085]

Next, as shown in drawing 17 (A) and (B), a laminated structure 19 is formed in self align by using this write-in bit line 5 as a mask. A laminated structure 19 is formed by specifically removing all insulator layer 7C of the field which is not protected by the write-in bit line 5, and a part of thickness direction in insulator layer 7B and up write-in word line 6U by RIE and ion milling using C4F8 as reactant gas. Here, it is important to remove insulator layer 7B until pars-basilaris-ossis-occipitalis annular magnetic layer 4B is exposed. Thereby, the write-in word line 6 to which lower write-in word line 6B and up write-in word line 6U were connected by the interlayer connection layer 17 is completed once. The write-in word line 6 is made crooked also not only in the direction of a film surface but in the direction of a laminating, and you may make it form it here by connecting between the non-parallel part of the write-in word lines 6, and parallel parts 10 by the interlayer connection layer 17. By carrying out like this, it becomes possible to form a storage cell 1 in XY flat surface of a smaller field.

[0086]

Thus, up write-in word line 6U which has the same width of face as the write-in bit line 5 can be formed in high degree of accuracy by forming a laminated structure 19 in self align by using the write-in bit line 5 as a mask. Furthermore, a formation process, its clearance process, etc. of a resist pattern can be skipped, and simplification of a production process can be attained.

[0087]

After forming the laminated structure 19 in the parallel part 10 of the write-in bit line 5 and the write-in word line 6, as shown in drawing 18 (A) and (B), insulator layer 7D which consists of SiO<sub>2</sub> is formed so that the side face and top face of this laminated structure 19 may be covered. After specifically forming a resist pattern 33 in the field except a laminated structure 19 selectively at least by i line stepper etc. in the cutting plane which met the A-A line, insulator layer 7D is formed in the whole surface with a CVD system etc. using TEOS.

[0088]

Subsequently, formation of the annular magnetic layer 4 which consists of pars-basilaris-ossis-occipitalis annular magnetic layer 4B and up annular magnetic layer 4U is completed by forming up annular magnetic layer 4U so that the side face and top face of insulator layer 7D may be selectively connected with pars-basilaris-ossis-occipitalis annular magnetic layer 4B with a wrap. Up annular magnetic layer 4U is one example corresponding to "the 1st annular magnetic layer part" of this invention here, and pars-basilaris-ossis-occipitalis annular magnetic layer 4B is one example corresponding to "the 2nd annular magnetic layer part" of this invention further.

[0089]

As shown in drawing 19 (A) and (B), after a lift off specifically removes a resist pattern 33, in the cutting plane which met the A-A line, a resist pattern 34 is selectively formed in the field except insulator layer 7D at least by i line stepper etc. Furthermore, up annular magnetic layer 4U which consists of the same ingredient (for example, NiFe) as pars-basilaris-ossis-occipitalis annular magnetic layer 4B using this resist pattern 34 is formed, for example using a sputtering system.

[0090]

Subsequently, as shown in drawing 20 (A) and (B), up annular magnetic layer 4U is exposed by removing a resist pattern 34 by the lift off.

[0091]

Then, while grinding the insulator layer 7E front face by CMP equipment etc. and attaining flattening after covering the whole surface and forming insulator layer 7E with a CVD system etc. as shown in drawing 21 (A) and (B), the top face of up annular magnetic layer 4U is exposed, and up annular magnetic layer 4U is further processed into predetermined thickness.

[0092]

Furthermore, as shown in drawing 22 (A) and (B), the TMR component 20 is formed on up annular magnetic layer 4U. A resist pattern is selectively formed so that fields other than the field which forms the TMR component 20 may specifically be first covered by i line stepper etc. Next, the whole surface is covered and an aluminum (aluminum) layer is formed. The tunnel barrier layer 3 is obtained by oxidizing this aluminum layer. Then, after forming the 1st magnetic layer 2 which consists of a CoFe layer, for example and forming a protective coat etc., formation of the TMR component 20 is completed by removing a resist pattern 35. In addition, in drawing 22 (A) and (B), a graphic display is omitted about each class which constitutes the TMR component 20 for simplification.

[0093]

After covering the whole surface and forming insulator layer 7F with a CVD system using TEOS after forming the TMR component 20, while grinding insulator layer 7F front face by CMP equipment and attaining flattening, the maximum top face of the TMR component 20 is exposed.

[0094]

Finally, as shown in drawing 23 (A) and (B), the read-out bit line 13 is formed. In order, a magnetron sputtering system is used, the laminating of titanium (Ti), titanium nitride (TiN), and the aluminum (aluminum) is carried out, and, specifically, multilayer 13A is formed. Next, multilayer 13A of a non-protected part is removed by forming the resist pattern (not shown) of a predetermined configuration and performing RIE by using this resist pattern as a mask for example. Thereby, the read-out bit line 13 of a predetermined configuration is formed.

[0095]

After this, the write-in WORD wire-drawing outgoing-call pole 41 is formed in the end of each ends of the write-in word line 6, the write-in bit line drawer electrode 42 is formed in the end of each ends of the write-in bit line 5, the read-out WORD wire-drawing outgoing-call pole 43 is formed in the end of each ends of the read-out word line 12, and the read-out bit line drawer electrode 44 is formed further in the end of each ends of the read-out bit line 13.

[0096]

By the above, formation of the storage cell group 54 containing a storage cell 1 is completed once.

[0097]

After this, manufacture of a magnetic memory device is further completed by passing through the process which forms the protective layer of SiO<sub>2</sub> or aluminum<sub>2</sub>O<sub>3</sub> grade with a sputtering system, a CVD system, etc., and the process at which that protective coat is ground and each drawer electrodes 41-44 are exposed.

[0098]

As mentioned above, the annular magnetic layer 4 which functions as a magnetosensitive layer while being constituted so that according to the gestalt of this operation the TMR component 20 may be formed annularly and it may pierce through it with the write-in bit line 5 and the write-in word line 6, Since it was made for the layered product constituted so that a current might flow in the direction vertical to a laminating side to be included While being able to form in the both sides of the write-in bit line 5 and the write-in word line 6 the magnetic path closed by passing a current and being able to reverse the magnetization in the annular magnetic layer (magnetosensitive layer) 4 of the TMR component 20 more efficiently Magnetic effect can be reduced to the storage cell which adjoined the storage cell 1 made into a write-in object.

[0099]

Furthermore, since the write-in bit line 5 and the write-in word line 6 formed the parallel part 10 mutually in the field which pierces through the annular magnetic layer 4 according to the gestalt of this operation By passing a current to the write-in bit line 5 and the write-in word line 6, the synthetic field produced in the annular

magnetic layer (magnetosensitive layer) 4 can be made larger than the case where these write-in lines cross mutually, and flux reversal in the annular magnetic layer (magnetosensitive layer) 4 can be performed more efficiently. Consequently, the write-in current needed for flux reversal can be made smaller.

[0100]

In addition, since the laminated structure 19 was formed in self align by using the write-in bit line 5 as a mask according to the gestalt of this operation, while being able to perform highly precise processing, a formation process, its clearance process, etc. of a resist pattern can be skipped, and simplification of a production process can be attained as a whole.

[0101]

[The gestalt of the 2nd operation]

Next, with reference to drawing 24 (A) - (C), the magnetic memory device of the gestalt of operation of the 2nd of this invention is explained.

[0102]

Drawing 24 (A) expresses the cross-section configuration of the storage cell 1 in the magnetic memory device of the gestalt of this operation, and supports drawing 7 (A). In drawing 24 (A), the same sign is substantially given to the same part with the component shown in drawing 7 (A).

[0103]

In addition, in the following explanation, a point which is mainly different from the gestalt of implementation of the above 1st about the configuration and its manufacture approach of a magnetic memory device of this operation is explained, and other explanation is omitted suitably. [ of a gestalt ]

[0104]

The magnetic memory device of the gestalt of implementation of the above 1st is constituted so that a part of annular magnetic layer 4 in the TMR component 20 may serve as a magnetosensitive layer. On the other hand, as the magnetic memory device of the gestalt of this operation was shown in drawing 24, in the annular magnetic layer 4, the 2nd magnetic layer 8 which functions as a magnetosensitive layer is formed in another object, and is equipped with the TMR component 21 in which the 2nd magnetic layer 8 and the annular magnetic layer 4 are carrying out switched connection magnetically.

[0105]

The 2nd magnetic layer 8 is formed between the tunnel barrier layer 3 and the annular magnetic layer 4, and the magnetization direction changes with external magnetic fields. The 2nd magnetic layer 8 consists of the cobalt (Co), the cobalt iron alloy (CoFe), cobalt platinum alloy (CoPt), or ferronickel cobalt alloy (NiFeCo) of a simple substance.

[0106]

By preparing in another object, the magnetization direction in the 2nd magnetic layer 8 can be stabilized more in the annular magnetic layer 4. In this case, it is smaller than the case where the annular magnetic layer 4 functions also as a magnetosensitive layer, without establishing the coercive force of the annular magnetic layer 4 for the 2nd magnetic layer 8, for example, it is possible to consider as less than [  $x(50/4\pi) 103$  A/m ].

[0107]

Then, with reference to drawing 24 (B) and (C), the write-in actuation in the magnetic memory device of the gestalt of this operation is explained. Drawing 24 (B) and (C) are the cross sections in the A-A cutting plane line of the storage cell 1 shown in drawing 4, and express the relation between the direction of a current, and the magnetization direction.

[0108]

Drawing 24 (B) and (C) show mutually the case for which a storage cell 1 is passed where a write-in current flows in the same direction mutually to the parallel write-in bit line 5 and the parallel write-in word line 6.

Drawing 24 (B) showed the case where a write-in current flowed in the direction of Y toward the back from this side in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer 4 in the direction of a clockwise rotation. In this case, the magnetization direction in the 2nd magnetic layer 8 turns into the direction of X which met in the magnetization direction of the annular magnetic layer 4, i.e., the direction. On the other hand, drawing 24 (C) showed the case where a write-in current flowed in the direction of -Y toward this side from the back in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer 4 in the counter clockwise direction. Also in this case, the

magnetization direction in the 2nd magnetic layer 8 turns into a direction which met in the magnetization direction of the annular magnetic layer 4, and turns into the direction of -X. In the gestalt of this operation, the external magnetic field in the 2nd magnetic layer 8 points out the field produced according to the write-in current which flows to the write-in bit line 5 and the write-in word line 6, or the reflux field produced in the annular magnetic layer 4. Thus, if a current flows in the same direction, it will be reversed to the write-in bit line 5 and the write-in word line 6, and the magnetization direction of the 2nd magnetic layer 8 will record 0 or 1 on them. For example, when the condition of drawing 24 (B) is set to 0, the condition of drawing 24 (C) is identified as 1. Here, when a write-in current flows to hard flow mutually, or when a write-in current flows only to either, the magnetization direction of the 2nd magnetic layer 8 is not reversed, but rewriting of data is performed.

[0109]

In case the magnetic memory device in the gestalt of this operation is manufactured, after forming up annular magnetic layer 4U with the procedure explained in the gestalt of implementation of the above 1st, the TMR component 21 is formed in the following ways on this up annular magnetic layer 4U. A resist pattern is selectively formed so that fields other than the field which forms the TMR component 21 may specifically be first covered by i line stepper etc. Next, the whole surface is covered and for example, the 2nd magnetic layer 8 which consists of a cobalt iron alloy (CoFe) and an aluminum (aluminum) layer are formed in order with a sputtering system etc. Subsequently, the tunnel barrier layer 3 is obtained by oxidizing this aluminum layer by the oxygen plasma etc. Furthermore, with a sputtering system etc., after forming in order the protective coat which consists of the 1st magnetic layer 2 which consists of a CoFe layer, a tantalum (Ta), etc., a resist pattern 35 is removed. By carrying out like this, formation of the TMR component 21 which has the 1st magnetic layer 2, the tunnel barrier layer 3, and the 2nd magnetic layer 8 is completed. After this, manufacture of a magnetic memory device is completed through the same predetermined process as the gestalt of the 1st operation.

[0110]

As mentioned above, according to the magnetic memory device of the gestalt of this operation, in addition to the configuration in the gestalt of implementation of the above 1st, the 2nd magnetic layer 8 was formed between the tunnel barrier layer 3 and the annular magnetic layer 4. For this reason, the annular magnetic layer 4 and the 2nd magnetic layer 8 can form switched connection. Therefore, the store of the magnetization direction in the 2nd magnetic layer 8 as a magnetosensitive layer stabilized more is attained by being more equal to fitness. Furthermore, since the coercive force of the annular magnetic layer 4 can be suppressed smaller, by reducing the current value at the time of write-in actuation, calorific value can be reduced and the function as a magnetic memory device can fully be demonstrated.

[0111]

[The gestalt of the 3rd operation]

Next, with reference to drawing 25, the magnetic memory device of the gestalt of operation of the 3rd of this invention is explained.

[0112]

Drawing 25 (A) expresses the cross-section configuration of the storage cell in the magnetic memory device of the gestalt of this operation, and supports drawing 7 (A) and drawing 24 (A). In drawing 25 (A), the same sign is substantially given to the same part with the component shown in drawing 7 (A) and drawing 24 (A).

[0113]

In addition, in the following explanation, a point which is mainly different from the gestalt of the above 1st and the 2nd implementation about the configuration and its manufacture approach of a magnetic memory device of this operation is explained, and other explanation is omitted suitably. [ of a gestalt ]

[0114]

The magnetic memory device of the gestalt of implementation of the above 1st is constituted so that a part of annular magnetic layer 4 in the TMR component 20 may serve as a magnetosensitive layer. As the magnetic memory device of the gestalt of implementation of the above 2nd was further shown in drawing 24, in the annular magnetic layer 4, the 2nd magnetic layer 8 which functions as a magnetosensitive layer is formed in another object, and is equipped with the TMR component 21 in which the 2nd magnetic layer 8 and the annular magnetic layer 4 are carrying out switched connection magnetically.

[0115]

On the other hand, the magnetic memory device of the gestalt of this operation forms the nonmagnetic conductive layer 9 for carrying out antiferromagnetism association of these 2nd magnetic layers 8 and the annular magnetic layer 4 between the 2nd magnetic layer 8 and said annular magnetic layer further, as shown in drawing 25 (A). This nonmagnetic conductive layer 9 functions as carrying out antiferromagnetism association of the annular magnetic layer 4 and the 2nd magnetic layer 8, and is constituted by a ruthenium (Ru), copper (Cu), etc.

[0116]

When the annular magnetic layer 4 and the 2nd magnetic layer 8 carry out antiferromagnetism association, even if the coercive force of the annular magnetic layer 4 is less than [  $x(50/4\pi) 103 \text{ A/m}$  ], a problem stops arising and iron (Fe), NiFe, CoFe, NiFeCo, cobalt (Co), etc. can constitute the annular magnetic layer 4 from the magnetic memory device of the gestalt of this operation.

[0117]

The 2nd magnetic layer 8 serves as a part holding record, and is stabilized by the anisotropy field by antiferromagnetism association. The range of the coercive force of the 2nd magnetic layer 8 is not more than  $x(100/4\pi) 103 \text{ A/m}$ , and it is desirable to be constituted so that it may become smaller than the coercive force of the 1st magnetic layer 2.

[0118]

Then, with reference to drawing 25 (B) and (C), the write-in actuation in the magnetic memory device of the gestalt of this operation is explained. Drawing 25 (B) and (C) are the cross sections in the A-A cutting plane line of the storage cell 1 shown in drawing 4, and express the relation between the direction of a current, and the magnetization direction.

[0119]

Drawing 25 (B) and (C) show mutually the case for which a storage cell 1 is passed where a write-in current flows in the same direction mutually to the parallel write-in bit line 5 and the parallel write-in word line 6. Drawing 25 (B) showed the case where a write-in current flowed in the direction of Y toward the back from this side in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer 4 in the direction of a clockwise rotation. In this case, the magnetization direction in the 2nd magnetic layer 8 turns into the magnetization direction of the annular magnetic layer 4 with the direction of -X of reverse, i.e., the direction. On the other hand, drawing 25 (C) showed the case where a write-in current flowed in the direction of -Y toward this side from the back in the direction vertical to space, and the reflux field has generated the interior of the annular magnetic layer 4 in the counter clockwise direction. Also in this case, the magnetization direction in the 2nd magnetic layer 8 turns into the direction of reverse, and turns into the magnetization direction of the annular magnetic layer 4 with the direction of X. In the gestalt of this operation, the external magnetic field in the 2nd magnetic layer 8 points out the field produced according to the write-in current which flows to the write-in bit line 5 and the write-in word line 6, or the reflux field produced in the annular magnetic layer 4. Thus, if a current flows in the same direction, it will be reversed to the write-in bit line 5 and the write-in word line 6, and the magnetization direction of the 2nd magnetic layer 8 will record 0 or 1 on them. For example, when the condition of drawing 25 (B) is set to 0, the condition of drawing 25 (C) is identified as 1. Here, when a write-in current flows to hard flow mutually, or when a write-in current flows only to either, the magnetization direction of the 2nd magnetic layer 8 is not reversed, but rewriting of data is performed.

[0120]

In case the magnetic memory device in the gestalt of this operation is manufactured, after forming up annular magnetic layer 4U with the procedure explained in the gestalt of implementation of the above 1st, the TMR component 22 equipped with the nonmagnetic conductive layer 9 in the following ways is formed on this up annular magnetic layer 4U. A resist pattern is selectively formed so that fields other than the field which forms the TMR component 22 may specifically be first covered by i line stepper etc. Next, the whole surface is covered, for example, the nonmagnetic conductive layer 9 which consists of a ruthenium (Ru), the 2nd magnetic layer 8 which consists of a cobalt iron alloy (CoFe), and an aluminum (aluminum) layer are formed in order with a sputtering system. Subsequently, the tunnel barrier layer 3 is obtained by oxidizing this aluminum layer by the oxygen plasma etc. Furthermore, with a sputtering system etc., after forming in order the protective coat which consists of the 1st magnetic layer 2 which consists of a CoFe layer, a tantalum (Ta), etc., a resist pattern

35 is removed. By carrying out like this, formation of the TMR component 22 which has the 1st magnetic layer 2, the tunnel barrier layer 3, the 2nd magnetic layer 8, and the nonmagnetic conductive layer 9 is completed. After this, manufacture of a magnetic memory device is completed through the same predetermined process as the gestalt of the 1st operation.

[0121]

Thus, according to the magnetic memory device in the gestalt of this operation, in addition to the configuration of the gestalt of operation of the above 2nd, the nonmagnetic conductive layer 9 was further formed between the annular magnetic layer 4 and the 2nd magnetic layer 8. Since antiferromagnetism association with powerful annular magnetic layer 4 and 2nd magnetic layer 8 can be formed by carrying out like this, it is stabilized more, without the magnetization direction of the 2nd magnetic layer 8 as a free layer being disturbed by the unnecessary field by an external \*\*\*\* field etc. In addition, the coercive force of the annular magnetic layer 4 can be smaller suppressed by the above-mentioned configuration. Therefore, the top which can reduce calorific value by making a current value small at the time of write-in actuation, since it can cover that a metallic element etc. spreads and moves to the 2nd magnetic layer 8 by the nonmagnetic conductive layer 9, thermal stability improves. The store stabilized more is attained these results.

[0122]

<Modification>

Next, with reference to drawing 26, the modification in the gestalt of this operation is explained below.

[0123]

<<1st modification>>

The TMR component 22 in the gestalt of this operation is structure called the coercive force difference type equipped with the 1st magnetic layer 2 which has bigger coercive force than the 2nd magnetic layer 8. On the other hand, TMR component 22B shown in drawing 26 (A) is presenting the structure called the exchange bias mold which fixes the magnetization direction of the 1st magnetic layer 2 by switched connection.

[0124]

Specifically, TMR component 22B has the nonmagnetic conductive layer 9, the 2nd magnetic layer 8, the tunnel barrier layer 3, the 1st magnetic layer 2, and the 3rd magnetic layer 15 sequentially from the annular magnetic layer 4 side. The 3rd magnetic layer 15 has antiferromagnetism, and functions as fixing the magnetization direction of the 1st magnetic layer 2 by the 1st magnetic layer 2 and the exchange interaction, for example, is constituted by antiferromagnetism ingredients, such as a platinum manganese alloy (PtMn), an iridium manganese alloy (IrMn), iron manganese (FeMn), nickel manganese (NiMn), or ruthenium manganese (RuMn).

[0125]

Since the magnetization direction of the 1st magnetic layer 2 is stabilized by the 3rd magnetic layer 15 in TMR component 22B which has the structure of the exchange bias mold shown in drawing 26 (A) and it can fix, it is good also considering the coercive force of the 1st magnetic layer 2 as less than [ x(50/4pi) 103 A/m ].

[0126]

<<2nd modification>>

Drawing 26 (B) shows the configuration of TMR component 22C which formed the nonmagnetic conductive layer 35 and the 4th magnetic layer 18 further between the 1st magnetic layer 2 and the tunnel barrier layer 3 in the configuration of the TMR component 22 of the gestalt of this operation.

[0127]

Specifically, TMR component 22C has the nonmagnetic conductive layer 9, the 2nd magnetic layer 8, the tunnel barrier layer 3, the 4th magnetic layer 18, the nonmagnetic conductive layer 35, and the 1st magnetic layer 2 sequentially from the annular magnetic layer 4 side. The 4th magnetic layer 18 forms the 1st magnetic layer 2 and antiferromagnetism association through the nonmagnetic conductive layer 35, and the magnetization direction of the 1st magnetic layer 2 and the 4th magnetic layer 18 serves as anti-parallel mutually. The 4th magnetic layer 18 is constituted by iron (Fe), NiFe, CoFe, NiFeCo, or cobalt (Co).

[0128]

In this modification, since the static magnetic field in the 1st magnetic layer 2 and the 4th magnetic layer 18 forms a closed magnetic circuit, while being hard to be influenced by the external magnetic field and stabilizing it by the above-mentioned configuration, a surroundings lump of the field to the 2nd magnetic layer 8 can be

controlled. For this reason, the write-in current field at the time of performing the magnetization direction reversal in the 2nd magnetic layer 8 as a free layer can be reduced.

[0129]

<<3rd modification >>

In addition to the configuration of TMR component 22C of the 2nd modification of the above, drawing 26 (C) shows further TMR component 22D which formed the 3rd magnetic layer 15 and which is a modification. Specifically, TMR component 22D has the nonmagnetic conductive layer 9, the 2nd magnetic layer 8, the tunnel barrier layer 3, the 4th magnetic layer 18, the nonmagnetic conductive layer 35, the 1st magnetic layer 2, and the 3rd magnetic layer 15 sequentially from the annular magnetic layer 4 side.

[0130]

Since the magnetization direction of the 1st magnetic layer 2 is stabilized by the 3rd magnetic layer 15 in the case of this TMR component 22D and it can fix, coercive force of the 1st magnetic layer 2 can be made into less than [  $x(50/4\pi) 103 \text{ A/m}$  ].

[0131]

[Example]

Furthermore, the concrete example in the gestalt of this operation is explained.

[0132]

In this example, the magnetic memory device was formed in the following points based on the above-mentioned manufacture approach. A detail is explained with reference to drawing 8 thru/or drawing 23.

[0133]

First, as shown in drawing 8, the substrate 11 which consists of silicon (Si) was prepared, on this substrate 11, the magnetron sputtering system was used in order, the laminating of the titanium (Ti) of 10nm thickness, the titanium nitride (TiN) of 10nm thickness, and the aluminum (aluminum) of 500nm thickness was carried out, and multilayer 16B was formed. Next, after continuing and applying a predetermined resist to the whole surface, i line reduction stepper was used and the resist pattern 31 of a predetermined configuration was formed. This resist pattern 31 was used as the mask, and reactive ion etching (RIE; Reactive Ion Etching) was performed selectively, using boron trichloride (BCl<sub>3</sub>) gas as reactant gas. Thereby, as shown in drawing 9, lower write-in word line 6B of a predetermined configuration was formed. In this case, the width of face which met in the direction of X formed so that it might be set to 700nm.

[0134]

Next, using TEOS (ortho-silicic-acid 4 ethyl; Si<sub>4</sub>(OC<sub>2</sub>H<sub>5</sub>)), as shown in drawing 10, insulator layer 7A which consists of silicon oxide (SiO<sub>2</sub>) was formed so that the whole might be covered with CVD (Chemical Vapor Deposition) equipment. After this, CMP (Chemical Mechanical Polishing) equipment performed flattening of the front face of insulator layer 7A. Under the present circumstances, the thickness of insulator layer 7A formed on lower write-in word line 6B ground insulator layer 7A so that it might be set to 500nm.

[0135]

As shown in drawing 11 after this, the read-out word line 12 and pars-basilaris-ossis-occipitalis annular magnetic layer 4B were selectively formed in the field corresponding to a part of parallel part [ at least ] 10 of the write-in bit line 5 and the write-in word line 6 on insulator layer 7A by which flattening was carried out in order. First, on insulator layer 7A, TiN with a titanium (Ti) of with a thickness of 10nm and a thickness of 10nm and aluminum (aluminum) with a thickness of 500nm were formed in order with magnetron sputtering equipment, and, specifically, the multilayer (not shown) which serves as the read-out word line 12 behind was formed. After this, the resist was applied so that the whole might be covered, and the resist pattern (not shown) was formed using i line stepper. The read-out word line 12 was formed by performing RIE processing using BCl<sub>3</sub> gas as reactant gas, and carrying out patterning of the above-mentioned multilayer using this resist pattern. Subsequently, the resist pattern (not shown) was formed using i line stepper, and the plating film (not shown) which consists of a ferronickel alloy (atomic ratio; nickel:Fe=80:20) was formed by being immersed in the plating tub of FeSO<sub>4</sub> and NiSO<sub>4</sub>, and energizing. After this, pars-basilaris-ossis-occipitalis annular magnetic layer 4B was formed by carrying out patterning of this plating film. Size of the read-out word line 12 which carried out pattern formation, and pars-basilaris-ossis-occipitalis annular magnetic layer 4B was set to 1100nm(direction of X) x350nm (the direction of Y).

[0136]

After carrying out pattern formation of the read-out word line 12 and the pars-basilaris-ossis-occipitalis annular magnetic layer 4B, as shown in drawing 12 (A) and (B), using TEOS, the whole surface was covered, insulator layer 7B was formed with the CVD system, and CMP equipment performed flattening of the front face of insulator layer 7B. Under the present circumstances, thickness of insulator layer 7B on pars-basilaris-ossis-occipitalis annular magnetic layer 4B was set to 150nm. Furthermore, beer hall 7H for connecting up write-in word line 6U and lower write-in word line 6B were formed (refer to drawing 12 (B)). In this case, after performing resist spreading and forming a resist pattern by i line stepper on insulator layer 7B, beer hall 7H were formed by RIE using C4F8 as reactant gas.

[0137]

Then, using LTS (Long Throw Sputtering) equipment, by embedding aluminum (aluminum) beer hall 7H, as shown in drawing 13 (B), the interlayer connection layer 17 was formed. After this, as too shown in drawing 13 (A) and (B) using LTS equipment, the whole surface was covered, and metal multilayer 16U which consists of the titanium (Ti) of 10nm thickness, titanium nitride (TiN) of 10nm thickness, and aluminum (aluminum) of 500nm thickness was formed.

[0138]

After covering the whole surface and forming a resist pattern (not shown) on metal multilayer 16U by i line stepper, this was used as a mask and patterning of the metal multilayer 16U was carried out by performing RIE processing using BC<sub>l</sub>3 gas as reactant gas. By carrying out like this, as shown in drawing 14 (A) and (B), up write-in word line 6U was formed. Width of face which besides met in the direction of X of section write-in word line 6U was set to 700nm.

[0139]

After forming up write-in word line 6U, as shown in drawing 15 (A) and (B), using TEOS, the whole surface was covered, insulator layer 7C was formed with the CVD system, and CMP equipment performed flattening of the front face of insulator layer 7C. On insulator layer 7C which performed flattening, magnetron sputtering equipment was used, TiN of the titanium (Ti) of 10nm thickness and 10nm thickness and the aluminum (aluminum) of 500nm thickness were formed in order, and multilayer 5A which becomes the write-in bit line 5 behind was formed. Furthermore, after applying a resist on multilayer 5A, as shown in drawing 16 (A) and (B), the resist pattern 32 was selectively formed by i line stepper.

[0140]

This resist pattern 32 was used as a mask, and patterning of the multilayer 5A was carried out by performing RIE processing using BC<sub>l</sub>3 gas as reactant gas. Thereby, the write-in bit line 5 whose width of face which met in the direction of X is 700nm was formed.

[0141]

Next, as shown in drawing 17 (A) and (B), the laminated structure 19 was formed in self align by using this write-in bit line 5 as a mask. The laminated structure 19 was formed by specifically removing all insulator layer 7C of the field which is not protected by the write-in bit line 5, and a part of thickness direction in insulator layer 7B and up write-in word line 6U by RIE and ion milling using C4F8 as reactant gas.

[0142]

After forming the laminated structure 19 in the parallel part 10 of the write-in bit line 5 and the write-in word line 6, as shown in drawing 18 (A) and (B), insulator layer 7D which consists of SiO<sub>2</sub> is formed so that the side face and top face of this laminated structure 19 may be covered. After specifically forming a resist pattern 33 in the field except a laminated structure 19 selectively at least by i line stepper in the cutting plane which met the A-A line, insulator layer 7D was formed in the whole surface with the CVD system etc. using TEOS.

[0143]

Subsequently, formation of the annular magnetic layer 4 which consists of pars-basilaris-ossis-occipitalis annular magnetic layer 4B and up annular magnetic layer 4U was completed by forming up annular magnetic layer 4U so that the side face and top face of insulator layer 7D may be selectively connected with pars-basilaris-ossis-occipitalis annular magnetic layer 4B with a wrap. The annular magnetic layer 4 covered die length of 350nm along the direction of Y, and it was formed so that a part of parallel part 10 of the write-in bit line 5 and the write-in word line 6 might be surrounded.

[0144]

As shown in drawing 19 (A) and (B), after the lift off specifically removed the resist pattern 33, in the cutting

plane which met the A-A line, the resist pattern 34 was selectively formed in the field except insulator layer 7D at least by i line stepper etc. Furthermore, up annular magnetic layer 4U which consists of the same ingredient (NiFe) as pars-basilaris-ossis-occipitalis annular magnetic layer 4B using this resist pattern 34 was formed using the sputtering system.

[0145]

Subsequently, as shown in drawing 20 (A) and (B), up annular magnetic layer 4U was exposed by removing a resist pattern 34 by the lift off.

[0146]

Then, as shown in drawing 21 (A) and (B), after covering the whole surface and forming insulator layer 7E with a CVD system using TEOS, the insulator layer 7E front face by CMP equipment was ground, flattening was attained, and the top face of up annular magnetic layer 4U was exposed. Polish processing was performed until the thickness of up annular magnetic layer 4U was furthermore set to 50nm.

[0147]

Here, as shown in drawing 22 (A) and (B), the TMR component 20 was formed on up annular magnetic layer 4U. The resist pattern (not shown) was selectively formed so that fields other than the field which forms the TMR component 20 might specifically be first covered by i line stepper etc. Next, the whole surface was covered and the nonmagnetic conductive layer 9 which consists of a ruthenium (Ru) with a thickness of 0.7nm, the 2nd magnetic layer 8 which consists of a cobalt iron alloy (CoFe) of 5nm thickness, and the aluminum (aluminum) layer of 1nm thickness were formed in order with the high vacuum direct-current sputtering system. This aluminum layer was oxidized by the oxidization plasma under the pressure of 13.33Pa, and the tunnel barrier layer 3 was obtained. Furthermore, after forming the 1st magnetic layer 2 which consists of CoFe with a thickness of 5nm, the 3rd magnetic layer 15 which consists of IrMn with a thickness of 50nm, and the protective coat (not shown) which consists of a tantalum (Ta) with a thickness of 5nm, formation of TMR component 22B of drawing 26 (A) was completed by removing a resist pattern.

[0148]

After forming TMR component 22B, while covering the whole surface, forming insulator layer 7F with a CVD system using TEOS, grinding insulator layer 7F front face by CMP equipment and attaining flattening, the maximum top face of TMR component 22B was exposed.

[0149]

Finally, as shown in drawing 23 (A) and (B), the read-out bit line 13 was formed. In order, the magnetron sputtering system was used, the laminating of the titanium (Ti) of 10nm thickness, the titanium nitride (TiN) of 10nm thickness, and the aluminum (aluminum) of 500nm thickness was carried out, and, specifically, multilayer 13A was formed. Next, the resist pattern (not shown) of a predetermined configuration was formed and multilayer 13A of a non-protected part was removed by performing RIE by using this resist pattern as a mask. By carrying out like this, the read-out bit line 13 of a predetermined configuration was formed.

[0150]

After this, after forming a resist pattern using i line stepper, it formed so that an aluminum layer might be set to 45 micrometers with magnetron sputtering equipment. By carrying out like this, the write-in WORD wire-drawing outgoing-call pole 41 was formed in the end of each ends of the write-in word line 6, the write-in bit line drawer electrode 42 was formed in the end of each ends of the write-in bit line 5, the read-out WORD wire-drawing outgoing-call pole 43 was formed in the end of each ends of the read-out word line 12, and the read-out bit line drawer electrode 44 was formed further in the end of each ends of the read-out bit line 13. Then, after forming an aluminum oxide (aluminum 2O3) as a protective coat using magnetron sputtering equipment so that the whole may be covered, each drawer electrodes 41-44 were exposed by grinding. After this, formation of the magnetic memory device which arranged in four elements perpendicularly and it arranged four elements at a time in the shape of a matrix horizontally was completed through the predetermined process (refer to drawing 4).

[0151]

It measured [ memory device / which was manufactured by the above-mentioned point / magnetic ] about MR ratio, tunnel resistance Rt, the switching current, and the contiguity cel reversal current. This result is shown in a table 1 as an example. Since measurement with the same said of the magnetic memory device which has the storage cell of structure without the continuous annular magnetic layer shown in drawing 27 and 28 was

performed in order to compare a numeric value here, it writes together to a table 1 as examples 1 and 2 of a comparison. In addition, the impression magnetic field at the time of measurement was made into  $x(500/4\pi)$  103 A/m. The storage cell 101 as an example 1 of a comparison shown in drawing 27 is not equipped with an annular magnetic layer which encloses the write-in bit line 105 and the write-in word line 106 at all, although it has the write-in bit line 105 and the write-in word line 106 which are laid under the insulator layer 7 and are mutually prolonged in parallel, and TMR component 20B prepared in the near. The storage cell 201 as an example 2 of a comparison shown in one drawing 28 is constituted so that a cross section may surround most perimeters of the write-in bit line 5 which is laid under the insulator layer 7 and is mutually prolonged in parallel, and the write-in word line 6 by the annular magnetic layer 204 which makes the shape of a typeface of "KO", and the 2nd magnetic layer 8 of TMR component 20C. However, the annular magnetic layer 204 of the shape of a typeface of "KO" does not have a part in contact with the 2nd magnetic layer 8.

[0152]

[A table 1]

	MR 比 %	トンネル抵抗 $\Omega \cdot (\mu m)^2$	スイッチング電流 mA	隣接セル反転電流 mA
実施例	40	970	1.7	20.0 以上
比較例 1	40	950	6.8	12.0
比較例 2	40	975	2.75	20.0 以上

[0153]

As shown in a table 1, although great difference was not seen in MR ratio and tunnel resistance Rt, the clear significant difference has been checked about the switching current and the contiguity cel reversal current in this example and the examples 1 and 2 of a comparison.

[0154]

A switching current is the minimum current value required in order to reverse the magnetization direction in the storage cell for a store. About this switching current, this example showed the small value of 1/about 4 of the example 1 of a comparison. Since this performed flux reversal of a magnetosensitive layer efficiently, even if it is a small current, it shows that write-in actuation was attained.

[0155]

A contiguity cel reversal current expresses the current value which the magnetization direction of a storage cell where a store should be made essentially, and out of which it does not come reverses according to the current impressed to the storage cell for a store, and the storage cell which adjoined. As shown in a table 1, even if it impressed the write-in bigger current than the conventional example, by this example, it turned out that the magnetization direction in the adjoining storage cell is not reversed. This shows that generating of the field which forms the closed magnetic path and has an adverse effect on the adjoining storage cell was able to be controlled.

[0156]

The annular magnetic layer 4 which functions as a magnetosensitive layer while being constituted so that according to this example TMR component 22B may be formed annularly and it may pierce through it with the write-in bit line 5 and the write-in word line 6 as explained above, Since it was made for the layered product constituted so that a current might flow in the direction vertical to a laminating side to be included While being able to form in the both sides of the write-in bit line 5 and the write-in word line 6 the magnetic path closed by passing a current and being able to reverse the magnetization in the annular magnetic layer 4 of TMR component 22B more efficiently Magnetic effect can be reduced to the storage cell which adjoined the storage cell made into a write-in object.

[0157]

As mentioned above, although the gestalt and modification of some operations were given and this invention was explained, this invention is not limited to the gestalt and modification of these operations, but is variously deformable.

For example, although the write-in word line 6 is made crooked and it was made to extend in the shape of a square wave with the gestalt of this operation, the write-in word line 6 may be made crooked so that it may become a serrate (the shape of a chopping sea) configuration as shown in drawing 29 (A). In that case, it becomes arrangement of the storage cell 1 as shown in drawing 30. Moreover, although it was made to connect mutually with the gestalt of this operation through the interlayer connection layer 17 which only the write-in word line 6 was made crooked, and was embedded beer hall 7H, you may make it make the write-in word line 6 and the write-in bit line 5 both crooked, as you may make it make only the write-in bit line 5 crooked or it was shown in drawing 29 (B) and (C). Drawing 29 (B) is crooked in the shape of [ of "\*" ] a typeface, and it crosses and it is constituted so that the write-in bit line 5 which has the pattern which extends in an one direction as a whole, and the write-in word line 6 which has the pattern which extends in an one direction which is too crooked in the shape of [ of "\*" ] a typeface, and is different in the write-in bit line 5 as a whole may become parallel [ a part of shape of a typeface of "\*" ] mutually. While adjoining write-in bit line 5 change mutual spacing by predetermined within the limits and making it drawing 29 (C) extend in the fixed direction as a whole While adjoining write-in word line 6 change mutual spacing by predetermined within the limits, it has the pattern it was made to extend in the fixed direction which is different in the write-in bit line 5 as a whole, and it is constituted so that a part of bit line 5 write-in [ these ] and write-in word line 6 may be parallel. That is, keeping a symmetrical configuration mutual in the lower layer straight line along a travelling direction, it is constituted so that the part which approaches, and the part keeping away may be made by turns and it may extend repeatedly. Here, the part which approaches, and the part keeping away are making a part of trapezoid profile.

[0158]

Moreover, the write-in bit line 5 may be constituted so that the ends may serve as loop shape connected to current drive circuit 56C. Similarly, the write-in word line 6 may constitute so that the ends may serve as loop shape connected to current drive circuit 58C.

[0159]

Moreover, as shown in drawing 31, it is also possible by arranging a rectifying device 75 between each storage cell 1 and WORD decoding line 71X to secure the flow of the current stabilized more.

[0160]

Moreover, although the gestalt of this operation explained the case where the write-in bit line 5 and the write-in word line 6 made a parallel part 10 mutually, it is not limited to this and may not be mutually parallel. However, when forming the annular magnetic layer 4 so that a parallel part 10 may be surrounded, since flux reversal of a magnetosensitive layer is performed more efficiently, it is more desirable.

[0161]

[Effect of the Invention]

As explained above, according to the magneto-resistive effect component given in any 1 term of claim 1 thru/or claim 13 While being arranged in one field side of the layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field, and this layered product so that the direction along a laminating side may be made into shaft orientations Since it had the annular magnetic layer constituted so that it might pierce with two or more lead wire, the magnetic path closed by passing a current to two or more lead wire can be formed, and the magnetization in a magnetosensitive layer can be reversed more efficiently.

[0162]

According to the magnetic memory device given in any 1 term of claim 14 thru/or claim 30 Two or more 1st write-in lines and two or more 2nd write-in lines prolonged so that the 1st write-in line of these plurality may be intersected, respectively, It has two or more magneto-resistive effect components which contain the layered product constituted so that a current might flow in the direction vertical to a laminating side including the magnetosensitive layer from which the magnetization direction changes by the external magnetic field, respectively. Since it was made for the annular magnetic layer constituted so that it might pierce by the 1st write-in line and the 2nd write-in line to be included while this magneto-resistive effect component was

arranged so that the direction which met the laminating side at one field side of a layered product might be made into shaft orientations While being able to form in the both sides of the 1st write-in line and the 2nd write-in line the magnetic path closed by passing a current and being able to reverse the magnetization in an annular magnetic layer more efficiently, magnetic effect can be reduced to the storage cell which adjoined the storage cell made into a write-in object.

[0163]

Since it was made for two or more write-in lines to constitute especially according to a magneto-resistive effect component according to claim 3 or the magnetic memory device according to claim 16 so that it may extend in parallel mutually in the field which pierces through an annular magnetic layer By passing a current to two or more lead wire, the synthetic field produced in a magnetosensitive layer can be made larger than the case where such lead wire crosses mutually, and flux reversal in an annular magnetic layer can be performed more efficiently. Consequently, the write-in current needed for flux reversal can be made smaller. Furthermore, since the magnetization direction of two or more magnetic domains which can be set in a magnetosensitive layer can be arranged more with fitness, higher dependability is acquired.

[0164]

According to the manufacture approach of a magnetic memory device given in any 1 term of claim 31 thru/or claim 33 By etching selectively the 2nd insulating layer inserted by the 1st write-in line and the 1st and 2nd write-in lines, and removing it by using the 2nd write-in line as a mask Since it was made for the 1st and 2nd write-in lines to include the process which forms the laminated structure in the parallel part which extends in parallel mutually in self align, while being able to perform highly precise processing, simplification of a production process can be attained.

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the magnetic whole memory device configuration concerning the gestalt of operation of the 1st of this invention.

[Drawing 2] It is the top view showing the configuration of the write-in line of a magnetic memory device shown in drawing 1 .

[Drawing 3] It is the circuit diagram showing the circuitry of a magnetic memory device shown in drawing 1 .

[Drawing 4] It is the part plan showing the important section configuration of the storage cell group of a magnetic memory device shown in drawing 1 .

[Drawing 5] They are other part plans showing the important section configuration of the storage cell group of a magnetic memory device shown in drawing 1 .

[Drawing 6] It is the important section perspective view showing the important section configuration of the storage cell group of a magnetic memory device shown in drawing 1 .

[Drawing 7] It is the sectional view showing the configuration of the cutting plane which met the A-A line of the storage cell shown in drawing 4 .

[Drawing 8] It is an expanded sectional view showing one process in the manufacture approach of a magnetic memory device shown in drawing 1 .

[Drawing 9] It is an expanded sectional view showing one process following drawing 8 .

[Drawing 10] It is an expanded sectional view showing one process following drawing 9 .

[Drawing 11] It is an expanded sectional view showing one process following drawing 10 .

[Drawing 12] It is an expanded sectional view showing one process following drawing 11 .

[Drawing 13] It is an expanded sectional view showing one process following drawing 12 .

[Drawing 14] It is an expanded sectional view showing one process following drawing 13 .

[Drawing 15] It is an expanded sectional view showing one process following drawing 14 .

[Drawing 16] It is an expanded sectional view showing one process following drawing 15 .

[Drawing 17] It is an expanded sectional view showing one process following drawing 16 .

[Drawing 18] It is an expanded sectional view showing one process following drawing 17 .

[Drawing 19] It is an expanded sectional view showing one process following drawing 18 .

[Drawing 20] It is an expanded sectional view showing one process following drawing 19 .

[Drawing 21] It is an expanded sectional view showing one process following drawing 20 .

[Drawing 22] It is an expanded sectional view showing one process following drawing 21 .

[Drawing 23] It is an expanded sectional view showing one process following drawing 22 .

[Drawing 24] It is a sectional view showing the important section configuration in the magnetic memory device concerning the gestalt of operation of the 2nd of this invention.

[Drawing 25] It is a sectional view showing the important section configuration in the magnetic memory device concerning the gestalt of operation of the 3rd of this invention.

[Drawing 26] It is a sectional view showing the important section configuration in the 1st of a magnetic memory device - the 3rd modification which were shown in drawing 25 .

[Drawing 27] It is a sectional view for explaining the important section configuration of the magnetic memory device as 1st example of a comparison in the magnetic memory device shown in drawing 1 .

[Drawing 28] It is a sectional view for explaining the important section configuration of the magnetic memory device as 2nd example of a comparison in the magnetic memory device shown in drawing 1 .

[Drawing 29] It is a top view showing the modification in the configuration of the write-in line of a magnetic memory device shown in drawing 1 .

[Drawing 30] It is the part plan showing the important section configuration of the modification shown in drawing 29 .

[Drawing 31] It is a top view showing the modification in the circuitry of a magnetic memory device shown in drawing 1 .

[Drawing 32] It is a top view for explaining the configuration of the magnetic memory device as a conventional example.

[Drawing 33] It is a sectional view for explaining the important section configuration of the magnetic memory device as a conventional example.

#### [Description of Notations]

1 [ -- Annular magnetic layer, ] -- A storage cell, 2 -- The 1st magnetic layer, 3 -- A tunnel barrier layer, 4 4B -- The 2nd magnetic layer of a pars basilaris ossis occipitalis, 4U -- The 2nd magnetic layer of the upper part, 5 -- A write-in bit line, 5A [ -- An up write-in word line, ] -- A multilayer, 6 -- A write-in word line, 6B -- A lower write-in word line, 6U 7 [ -- Nonmagnetic conductive layer, ] -- An insulator layer, 7H -- A beer hall, 8 -- The 2nd magnetic layer, 9 10 [ -- Multilayer, ] -- A parallel part, 11 -- A substrate, 12 -- A read-out word line, 12A 13 [ -- Multilayer, ] -- A read-out bit line, 14U -- An alloy layer, 15 -- The 3rd magnetic layer, 16B 16U [ -- A layered product, 20 21, 22 / -- A TMR component, 35 / -- A nonmagnetic conductive layer, 41 / -- A write-in WORD wire-drawing outgoing-call pole 42 / -- A write-in bit line drawer electrode, 43 / -- A read-out WORD wire-drawing outgoing-call pole 44 / -- Read-out bit line drawer electrode. ] -- A metal membrane, 17 -- An interlayer connection layer, 18 -- The 4th magnetic layer, 19

---

[Translation done.]

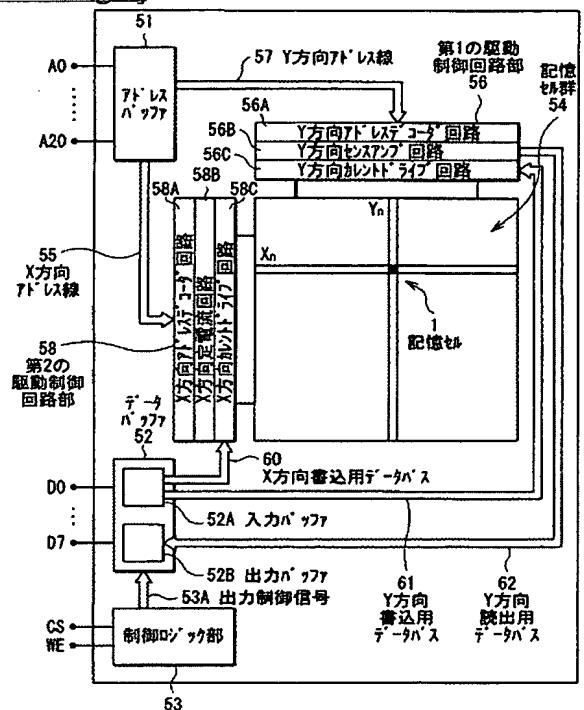
## \* NOTICES \*

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

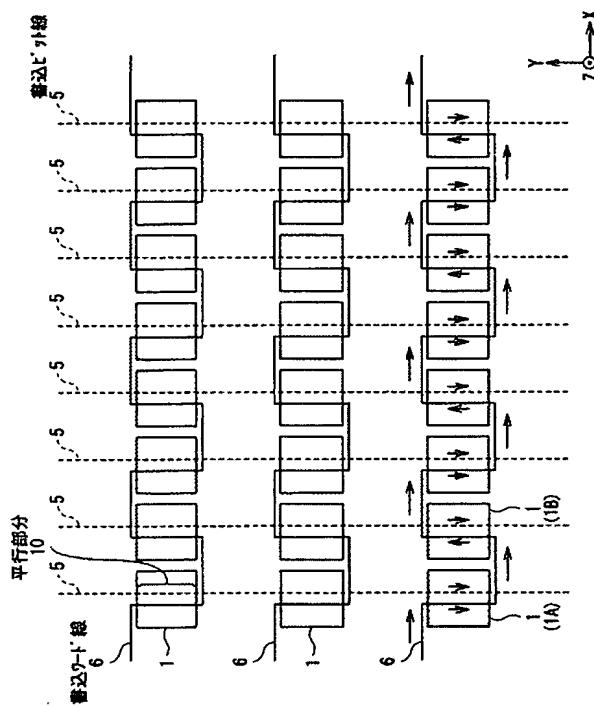
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

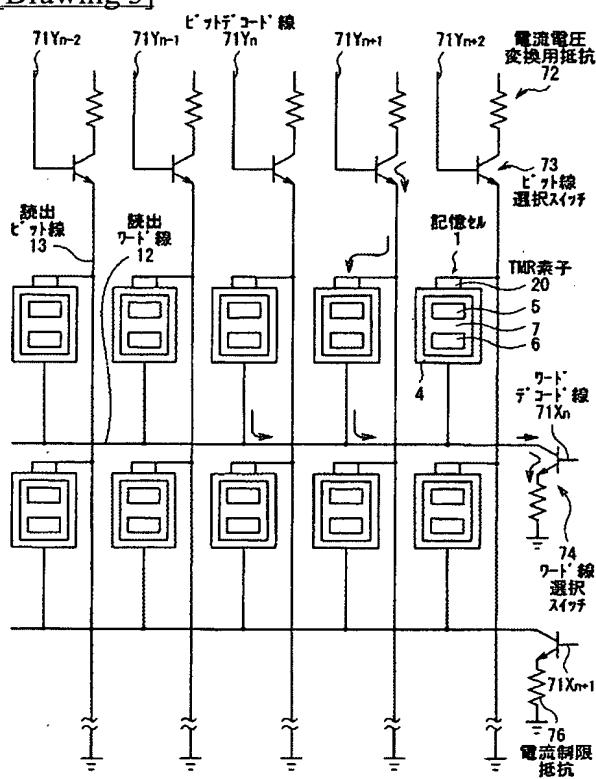
[Drawing 1]



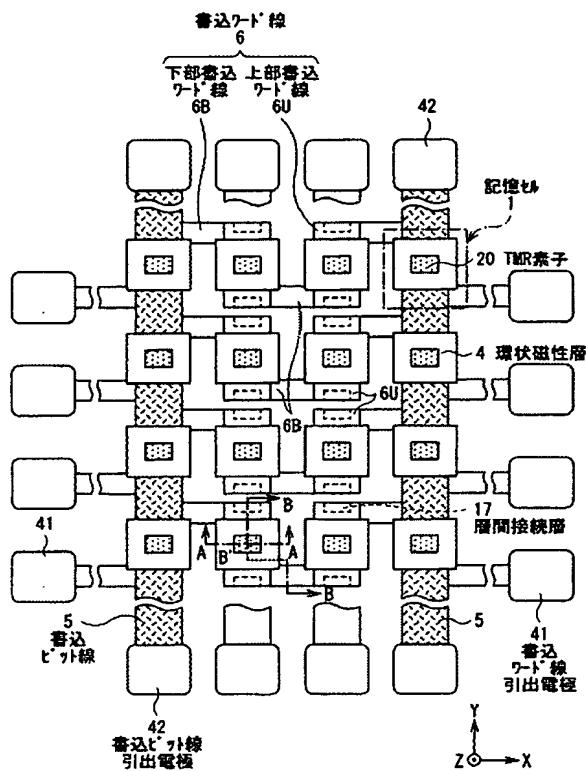
[Drawing 2]



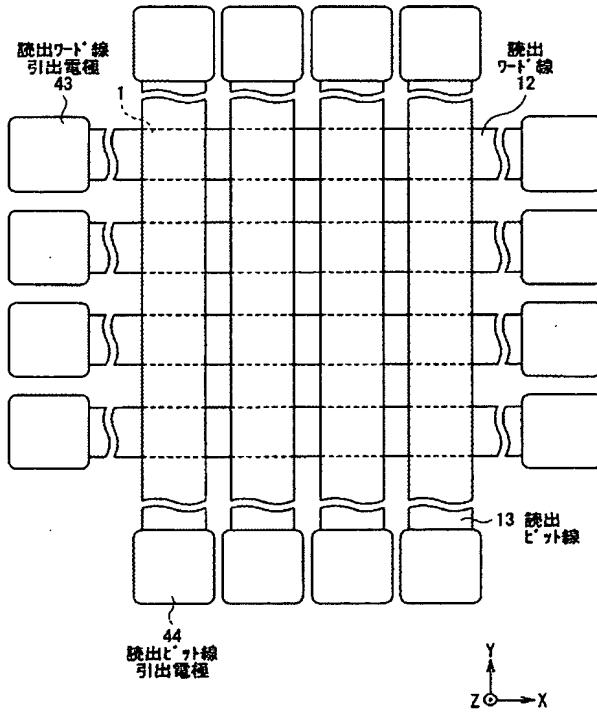
[Drawing 3]



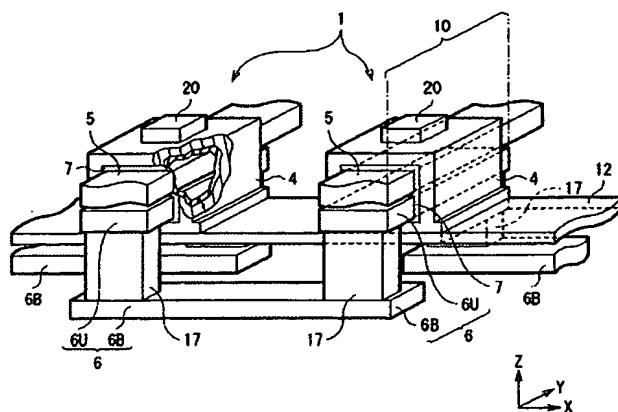
[Drawing 4]



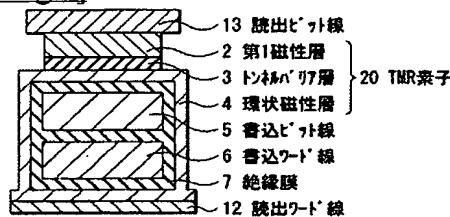
[Drawing 5]



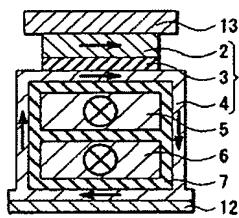
[Drawing 6]



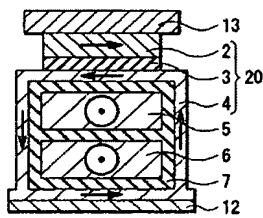
[Drawing 7]



(A)



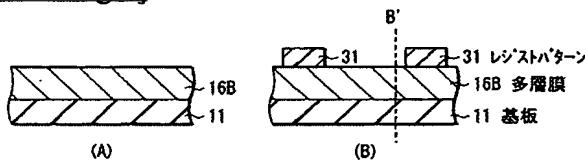
(B)



(C)

Z  
Y → X

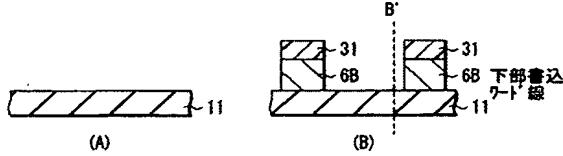
[Drawing 8]



(A)

(B)

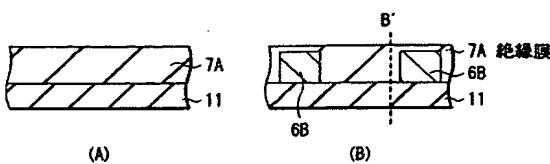
[Drawing 9]



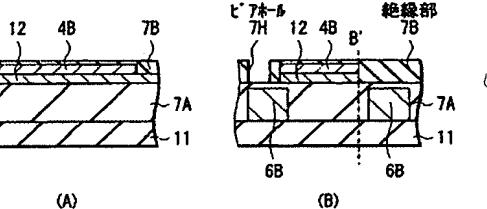
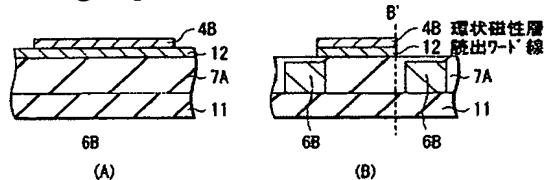
(A)

(B)

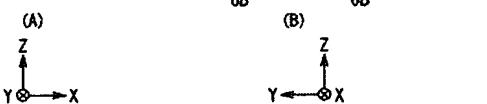
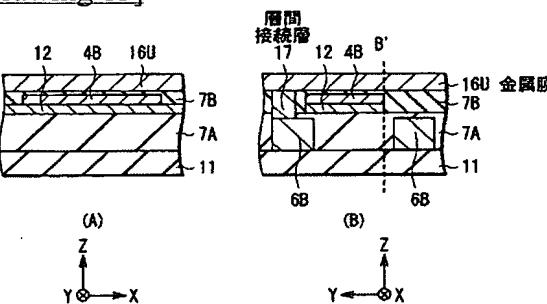
[Drawing 10]



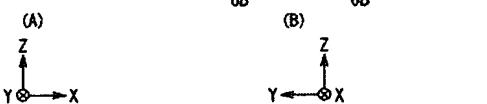
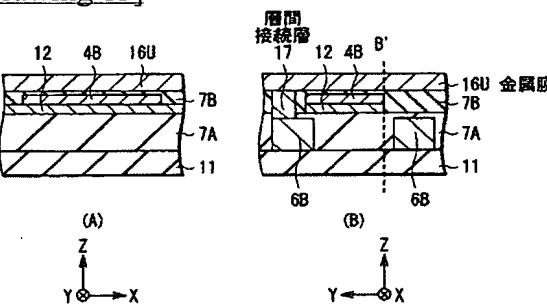
[Drawing 11]



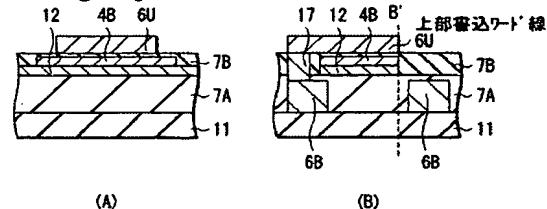
[Drawing 12]



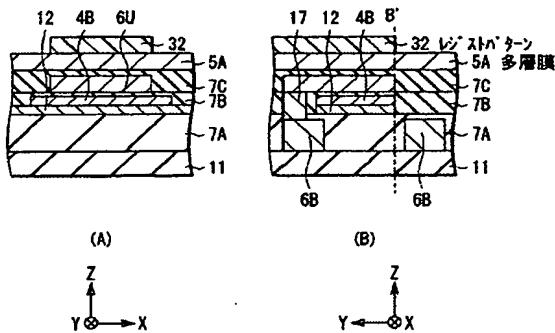
[Drawing 13]



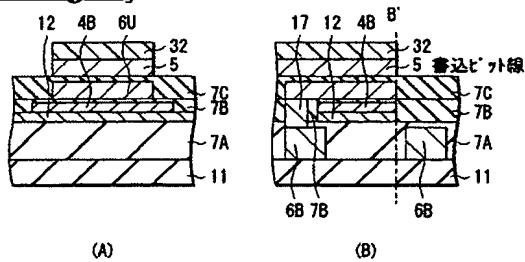
[Drawing 14]



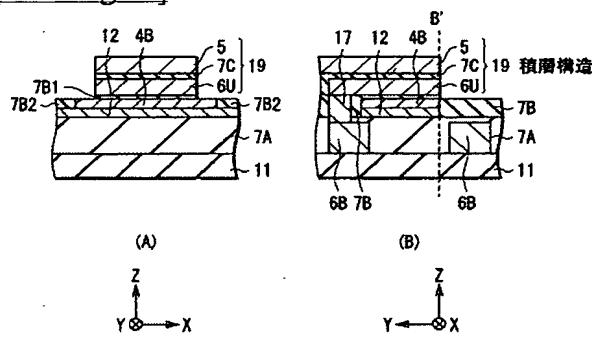
[Drawing 15]



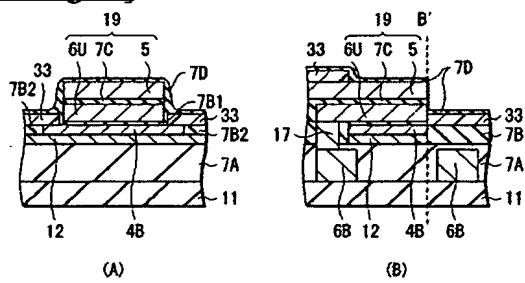
[Drawing 16]



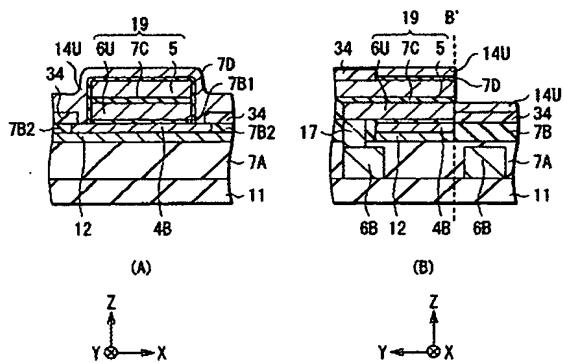
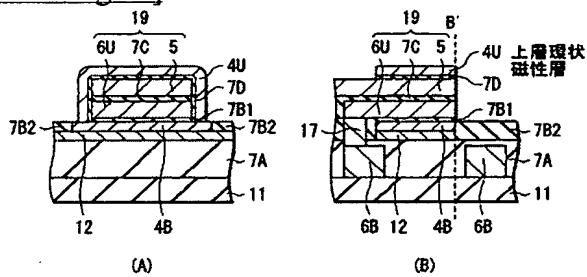
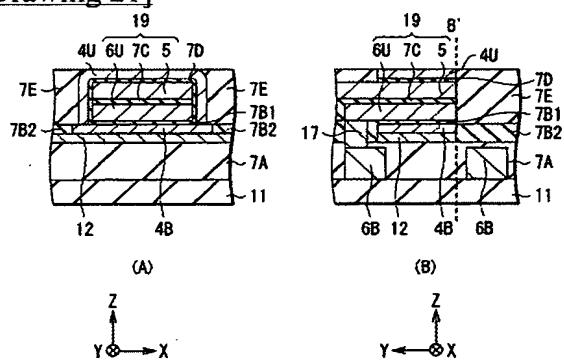
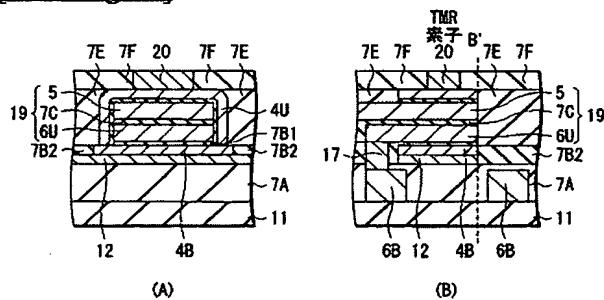
[Drawing 17]

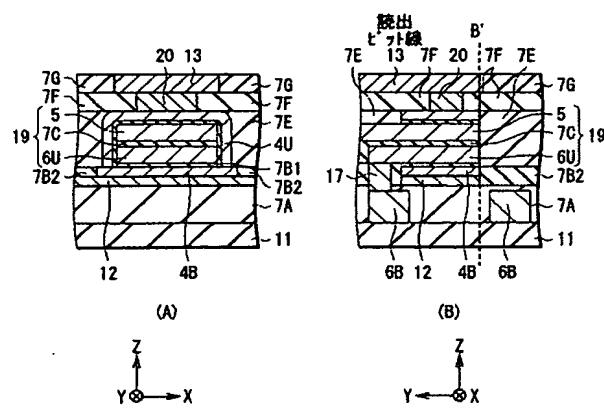


[Drawing 18]

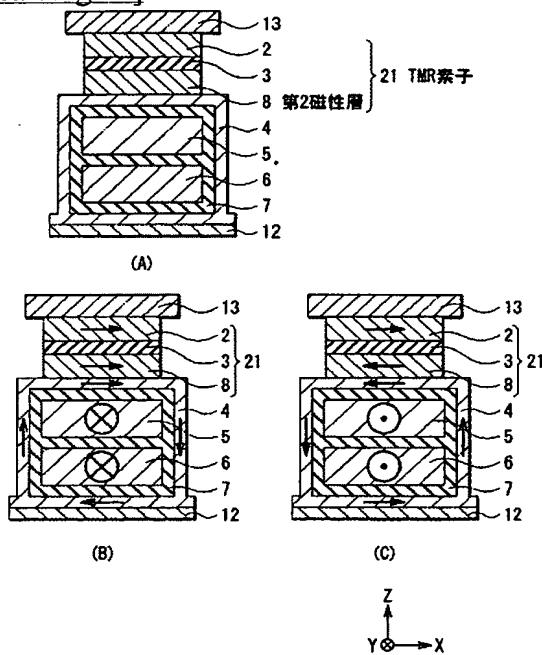


[Drawing 19]

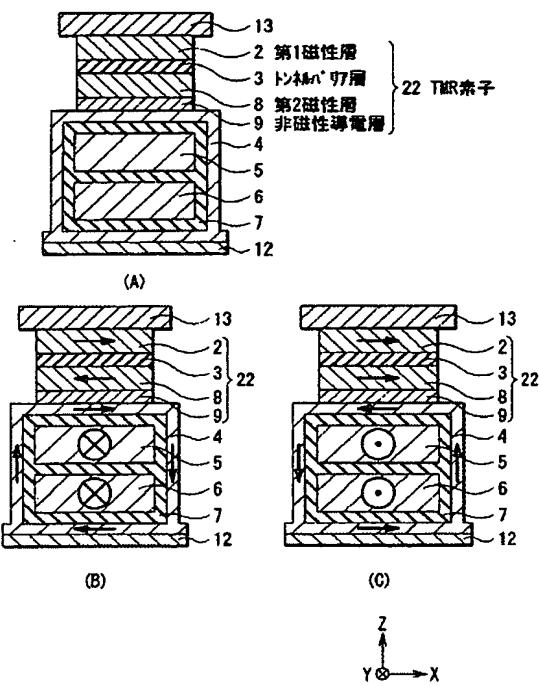
**[Drawing 20]****[Drawing 21]****[Drawing 22]****[Drawing 23]**



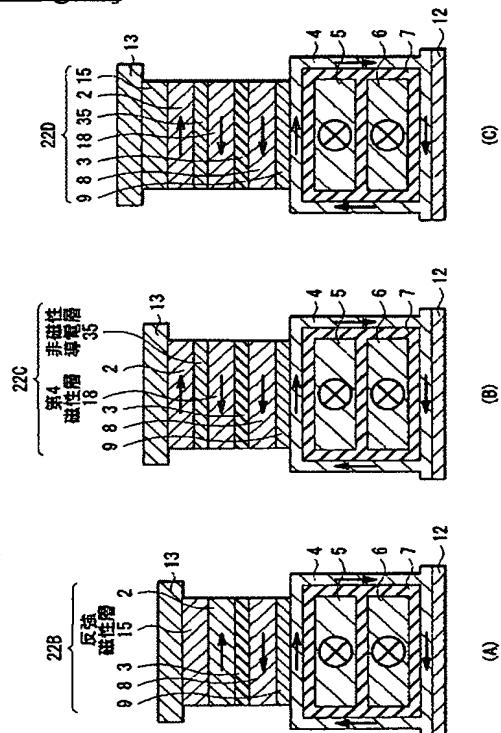
[Drawing 24]



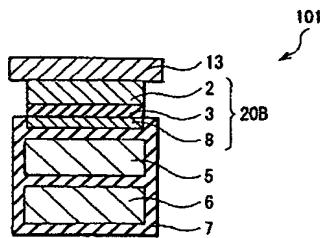
[Drawing 25]



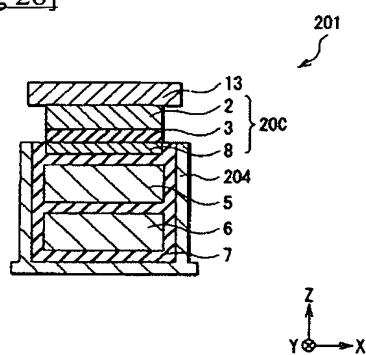
[Drawing 26]



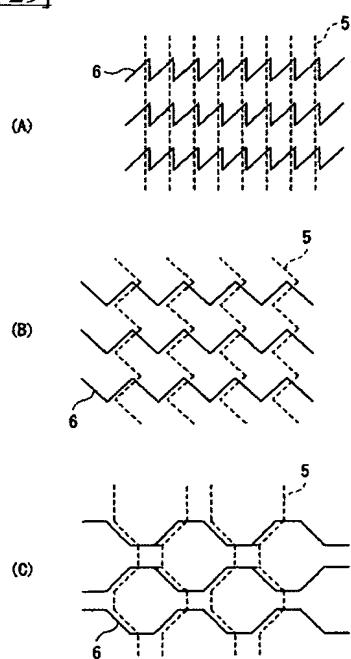
[Drawing 27]



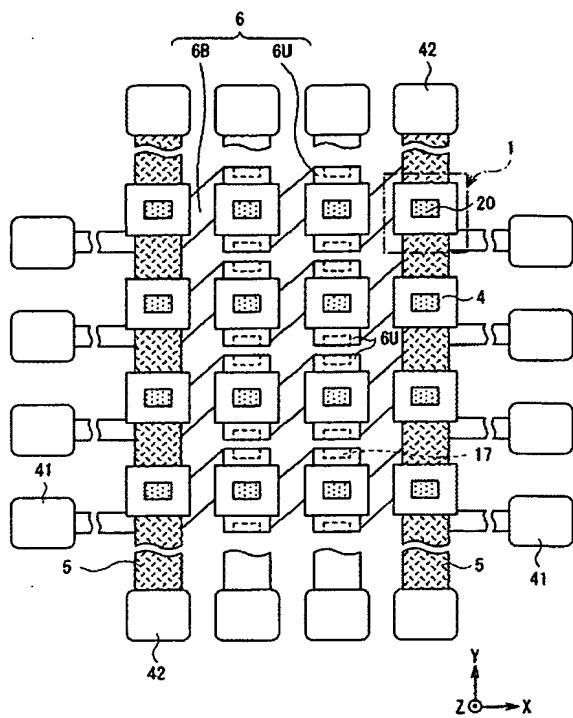
[Drawing 28]



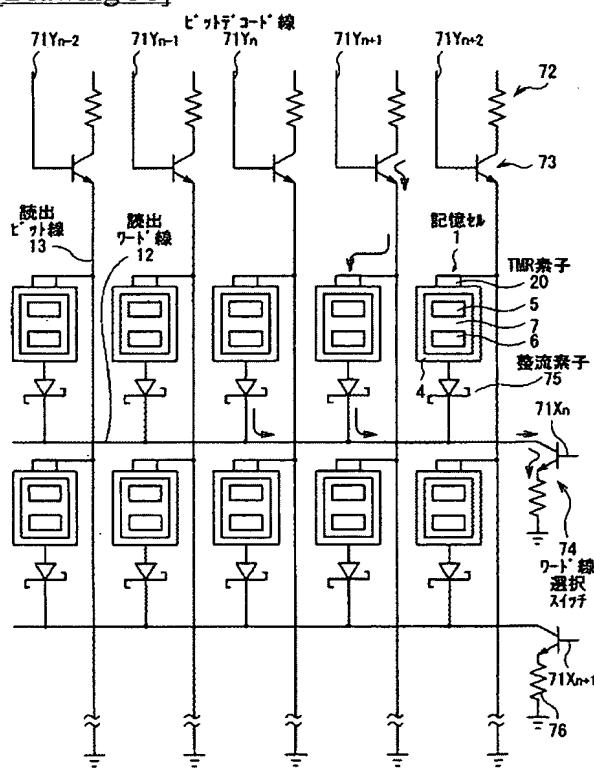
[Drawing 29]



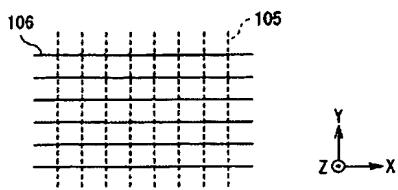
[Drawing 30]



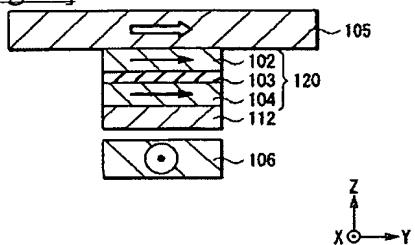
[Drawing 31]



[Drawing 32]



[Drawing 33]



---

[Translation done.]

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-111887  
(43)Date of publication of application : 08.04.2004

(51)Int.CI.

H01L 43/08  
G11C 11/15  
H01L 27/105

(21)Application number : 2002-307686

(71)Applicant : TDK CORP

(22)Date of filing : 13.09.2002

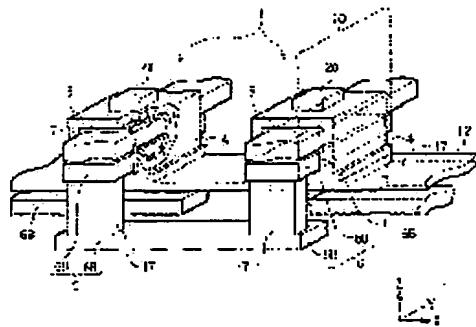
(72)Inventor : EZAKI KIICHIROU  
KOGA KEIJI  
KAKINUMA YUJI

## (54) MAGNETORESISTANCE EFFECT ELEMENT, MAGNETIC MEMORY DEVICE AND METHOD FOR MANUFACTURING THE SAME

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a magnetic memory device capable of efficiently using a much stronger magnetic field, and executing stable writing and a magnetic resistance effect element mounted on the magnetic memory device, and to provide a method for easily manufacturing the magnetic memory device.

**SOLUTION:** This magnetic memory device is provided with a laminate constituted of a magnetosensitive layer whose magnetizing direction is changed due to an external magnetic field, so that currents can run to a direction vertical to the laminated surface and a circular magnetic layer arranged on one surface side of the laminate with its direction along the laminated surface as an axial direction, and constituted so as to be put through by a plurality of wires. Thus, a closed magnetic path can be formed by making currents run through the plurality of wires, and the inversion of magnetization in the magnetosensitive layer can be much more efficiently executed.



### LEGAL STATUS

[Date of request for examination] 08.06.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

[of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-111887

(P2004-111887A)

(43) 公開日 平成16年4月8日(2004.4.8)

(51) Int.C1.<sup>7</sup>

H01L 43/08

G11C 11/15

H01L 27/105

F 1

H01L 43/08

Z

テーマコード(参考)

5F083

G11C 11/15 110

G11C 11/15 120

H01L 27/10 447

審査請求 未請求 請求項の数 33 書面 (全 35 頁)

(21) 出願番号

特願2002-307686 (P2002-307686)

(22) 出願日

平成14年9月13日 (2002.9.13)

(71) 出願人 000003067

T D K 株式会社

東京都中央区日本橋一丁目13番1号

(74) 代理人 100109656

弁理士 三反崎 泰司

(74) 代理人 100098785

弁理士 藤島 洋一郎

(72) 発明者 江▲崎▼ 城一朗

東京都中央区日本橋一丁目13番1号 テ  
ィーディーケイ株式会社内

(72) 発明者 古賀 啓治

東京都中央区日本橋一丁目13番1号 テ  
ィーディーケイ株式会社内

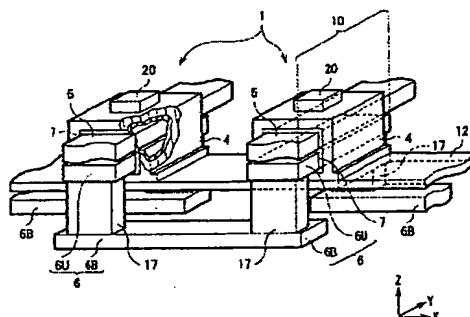
最終頁に続く

(54) 【発明の名称】 磁気抵抗効果素子および磁気メモリデバイスならびにそれらの製造方法

(57) 【要約】

【課題】 より強力な磁界を効率よく利用し、安定した書き込み可能な磁気メモリデバイスおよびそれに搭載される磁気抵抗効果素子を提供する。さらに、そのような磁気メモリデバイスを容易に製造するための方法を提供する。

【解決手段】 外部磁界によって磁化方向が変化する感磁層を含み、積層面に垂直な方向に電流が流れるように構成された積層体と、この積層体の一方の面側に、積層面に沿った方向を軸方向とするように配設されると共に、複数の導線によって貫かれるよう構成された環状磁性層とを備えるようにしたので、複数の導線に電流を流すことによって閉じた磁路を形成することができ、感磁層における磁化の反転をより効率よく行うことができる。



## 【特許請求の範囲】

## 【請求項 1】

外部磁界によって磁化方向が変化する感磁層を含み、積層面に垂直な方向に電流が流れるように構成された積層体と、

前記積層体の一方の面側に、前記積層面に沿った方向を軸方向とするように配設されると共に、複数の導線によって貫かれるように構成された環状磁性層と  
を備えたことを特徴とする磁気抵抗効果素子。

## 【請求項 2】

前記積層体が、前記環状磁性層と電気的に接続されていることを特徴とする請求項 1 に記載の磁気抵抗効果素子。

## 【請求項 3】

前記複数の導線は、前記環状磁性層を貫く領域において互いに平行に延びている  
ことを特徴とする請求項 1 または請求項 2 に記載の磁気抵抗効果素子。

## 【請求項 4】

前記環状磁性層の一部が前記感磁層を兼ねている  
ことを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の磁気抵抗効果素子。

## 【請求項 5】

前記感磁層は、前記環状磁性層とは別体に設けられ、  
前記感磁層と前記環状磁性層とが磁気的に交換結合している  
ことを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の磁気抵抗効果素子。

## 【請求項 6】

前記感磁層と前記環状磁性層との間に、前記感磁層と前記環状磁性層とを反強磁性結合させるための非磁性導電層が配設されている  
ことを特徴とする請求項 5 に記載の磁気抵抗効果素子。

## 【請求項 7】

前記感磁層が前記環状磁性層よりも大きな保磁力を有する  
ことを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項、または請求項 5 もしくは請求項 6 に記載の磁気抵抗効果素子。

## 【請求項 8】

前記積層体は、  
非磁性層と、  
前記非磁性層の一方側に積層され磁化方向の固定された第 1 の磁性層と、  
前記非磁性層の前記第 1 の磁性層と反対側に積層され、  
前記感磁層として機能する第 2 の磁性層と  
を含み、  
前記積層体に流れる電流に基づいて情報が検出される  
ことを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載の磁気抵抗効果素子。

## 【請求項 9】

前記第 1 の磁性層が前記第 2 の磁性層よりも大きな保磁力を有する  
ことを特徴とする請求項 8 に記載の磁気抵抗効果素子。

## 【請求項 10】

前記第 1 の磁性層の前記非磁性層とは反対側に、第 1 の磁性層と交換結合した反強磁性の第 3 の磁性層が配設されている  
ことを特徴とする請求項 8 または請求項 9 に記載の磁気抵抗効果素子。

## 【請求項 11】

前記第 1 の磁性層と前記非磁性層との間に、第 1 の磁性層と交換結合した第 4 の磁性層が配設されている  
ことを特徴とする請求項 8 ないし請求項 10 のいずれか 1 項に記載の磁気抵抗効果素子。

## 【請求項 12】

前記第 1 の磁性層と前記第 4 の磁性層との間に、第 1 の磁性層と第 4 の磁性層とを反強磁性結合させるための第 2 の非磁性導電層が配設されている  
ことを特徴とする請求項 11 に記載の磁気抵抗効果素子。

## 【請求項 13】

前記非磁性層が、トンネル効果を生じさせ得る絶縁層からなる  
ことを特徴とする請求項 8 ないし請求項 12 のいずれか 1 項に記載の磁気抵抗効果素子。

## 【請求項 14】

複数の第 1 の書込線と、  
前記複数の第 1 の書込線とそれぞれ交差するように延びる複数の第 2 の書込線と、  
外部磁界によって磁化方向が変化する感磁層を含み積層面に垂直な方向に電流が流れるように構成された積層体をそれぞれ含む複数の磁気抵抗効果素子と  
を備え、

前記磁気抵抗効果素子は、前記積層体の一方の面側に前記積層面に沿った方向を軸方向とするように配設されると共に第 1 の書込線および第 2 の書込線によって貫かれるように構成された環状磁性層、を含むことを特徴とする磁気メモリデバイス。

## 【請求項 15】

前記積層体が、前記環状磁性層と電気的に接続されていることを特徴とする請求項 14 に記載の磁気メモリデバイス。

## 【請求項 16】

前記第 1 の書込線と第 2 の書込線とは、前記環状磁性層を貫く領域において互いに平行に延びている  
ことを特徴とする請求項 14 または請求項 15 に記載の磁気メモリデバイス。

## 【請求項 17】

前記環状磁性層の一部が前記感磁層を兼ねている

3  
ことを特徴とする請求項14ないし請求項16のいずれか1項に記載の磁気メモリデバイス。

**【請求項18】**

前記感磁層が前記環状磁性層とは別体に設けられ、前記感磁層と前記環状磁性層とが磁気的に交換結合していることを特徴とする請求項14または請求項16のいずれか1項に記載の磁気メモリデバイス。

**【請求項19】**

前記感磁層と前記環状磁性層との間に、前記感磁層と前記環状磁性層とを反強磁性結合させるための非磁性導電層が配設されていることを特徴とする請求項18に記載の磁気メモリデバイス。

**【請求項20】**

前記積層体は、  
非磁性層と、  
前記非磁性層の一方側に積層され磁化方向の固定された第1の磁性層と、  
前記非磁性層の前記第1の磁性層と反対側に積層されて前記感磁層として機能する第2の磁性層とを含み、  
前記積層体に流れる電流に基づいて情報が検出されることを特徴とする請求項14ないし請求項19のいずれか1項に記載の磁気メモリデバイス。

**【請求項21】**

前記第2の磁性層が前記環状磁性層よりも大きな保磁力を有することを特徴とする請求項20に記載の磁気メモリデバイス。

**【請求項22】**

前記第1の磁性層が前記第2の磁性層よりも大きな保磁力を有することを特徴とする請求項20または請求項21に記載の磁気メモリデバイス。

**【請求項23】**

前記第1の磁性層の前記非磁性層とは反対側に、第1の磁性層と交換結合した反強磁性の第3の磁性層が配設されていることを特徴とする請求項20ないし請求項22のいずれか1項に記載の磁気メモリデバイス。

**【請求項24】**

前記第1の磁性層と前記非磁性層との間に、第1の磁性層と交換結合した第4の磁性層が配設されていることを特徴とする請求項20ないし請求項23に記載の磁気メモリデバイス。

**【請求項25】**

前記第1の磁性層と前記第4の磁性層との間に、第1の磁性層と第4の磁性層とを反強磁性結合させるための第2の非磁性導電層が配設されている

ことを特徴とする請求項24に記載の磁気メモリデバイス。

**【請求項26】**

前記非磁性層が、トンネル効果を生じさせ得る絶縁層からなることを特徴とする請求項20ないし請求項25のいずれか1項に記載の磁気メモリデバイス。

**【請求項27】**

前記第1および第2の書込線における互いに平行に延びている平行部分は、第1および第2の書込線の少なくとも一方を屈曲させることにより形成されていることを特徴とする請求項16に記載の磁気メモリデバイス。

**【請求項28】**

前記第1および第2の書込線のうちの一方が矩形波状に延在すると共に、他方が直線状に延在し、前記矩形波状の立ち上がり部分および立ち下がり部分が、前記平行部分に対応していることを特徴とする請求項27に記載の磁気メモリデバイス。

**【請求項29】**

前記屈曲した第1または第2の書込線は、導電材料からなる層間接続層を介して互いに接続された2つの階層部分を含んで構成していることを特徴とする請求項27または請求項28に記載の磁気メモリデバイス。

**【請求項30】**

各磁気抵抗効果素子における前記積層体の積層面に垂直な方向に読出電流を流すための複数の読出線を備え、前記積層体に流れる電流に基づいて情報が読み出されることを特徴とする請求項14ないし請求項25のいずれか1項に記載の磁気メモリデバイス。

**【請求項31】**

複数の第1の書込線と、前記複数の第1の書込線とそれぞれ交差するように延びる複数の第2の書込線とを含む書込線群と、外部磁界によって磁化方向が変化する感磁層を含む積層体を有する磁気抵抗効果素子とを備えた磁気メモリデバイスを製造するための方法であつて、

第1の絶縁層の上に前記第1の書込線を形成する工程と、前記第1の書込線の一部とその周囲とを覆うように第2の絶縁層を形成する工程と、

前記第2の絶縁層の上に前記第2の書込線を形成する工程と、前記第2の書込線をマスクとして前記第2の絶縁層および前記第1の書込線を選択的にエッチングして除去することにより、前記第1および第2の書込線が絶縁層を挟んで互いに平行に延在する積層構造を自己整合的に形成する工程と

5

を含むことを特徴とする磁気メモリデバイスの製造方法。

【請求項32】

前記第1の書込線を形成する工程が、  
前記第1の書込線のうち、前記第2の書込線と非平行な部分を形成する工程と、  
前記第1の書込線のうちの前記第2の書込線と非平行な部分およびその周囲を覆うように第3の絶縁層を形成する工程と、  
前記第3の絶縁層に、前記第1の書込線のうちの前記第2の書込線と非平行な部分の端部に接続するビアホールを形成したのち、このビアホールに導電材料を埋め込むことにより、層間導通層を形成する工程と、  
前記第3の絶縁層の上に、前記第1の書込線のうちの、前記積層構造に含まれる、前記第2の書込線と平行な部分を、その端部が前記層間導通層の上部に接続されるように形成する工程と  
を含み、

前記第1の書込線のうち前記第2の書込線と非平行な部分と平行な部分との間を前記層間導通層によって接続することにより、前記第1の書込線を積層方向に屈曲させて形成することを特徴とする請求項31に記載の磁気メモリデバイスの製造方法。

【請求項33】

前記磁気メモリデバイスが、前記第1の書込線と第2の書込線とが平行な部分の少なくとも一部を環状に取り囲む環状磁性層をさらに備える場合において、  
前記第3の絶縁層の上方の、前記第1および第2の書込線における互いに平行な部分の少なくとも一部に対応する領域に、第1の環状磁性層部分を選択的に形成する工程と、

前記第1および第2の書込線の平行な部分における前記積層構造を形成したのち、この積層構造の側面および上面を覆うように第4の絶縁層を形成する工程と、  
前記第4の絶縁層の側面および上面を選択的に覆うと共に前記第1の環状磁性層部分に連結するよう第2の環状磁性層部分を形成することにより、前記第1および第2の環状磁性層部分からなる環状磁性層を形成する工程と

を含むことを特徴とする請求項32に記載の磁気メモリデバイスの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、外部磁界によって磁化方向が変化する強磁性体を含む磁気抵抗効果素子ならびにその磁化方向の変化を利用して情報を記憶する磁気メモリデバイスおよびその製造方法に関する。

【0002】

10

【従来の技術】

従来より、コンピュータや通信機器等の情報処理装置に用いられる汎用メモリとして、DRAMやSRAMなどの揮発性メモリが使用されている。これらの揮発性メモリにおいては、記憶を保持するために絶えず電流を供給し、リフレッシュを行う必要がある。また、電源を切るとすべての情報が失われるので、これら揮発性メモリの他に情報を記録するための手段として不揮発性のメモリを設ける必要があり、例えば、フラッシュEEPROMや磁気ハードディスク装置などが用いられる。

【0003】

これら不揮発性メモリにおいては、情報処理の高速化に伴って、アクセスの高速化が重要な課題となっている。さらに、携帯情報機器の急速な普及および高性能化に伴い、いつでもどこでも情報処理が行える、いわゆる、ユビキタスコンピューティングを目指した情報機器開発が急速に進められている。このような情報機器開発の中心となるキーデバイスとして、高速処理に対応した不揮発性メモリの開発が強く求められている。

20

【0004】

不揮発性メモリの高速化に有効な技術としては、強磁性層の磁化容易軸に沿った磁化方向によって情報を記憶する磁気メモリ素子がマトリックス状に配列された磁気ランダムアクセスメモリ（以下、MRAM；Magnetic random access memoryという。）が知られている。MRAMでは、2つの強磁性体における磁化方向の組み合わせを利用して情報を記憶するようになっている。一方、記憶情報の読み出しあは、ある基準となる方向に対し、磁化方向が平行である場合と反平行である場合とによって生じる抵抗変化（すなわち、電流あるいは電圧の変化）を検知することによって行う。

30

【0005】

現在実用化されているMRAMは、巨大磁気抵抗（GMR；Giant magneto-resistive）効果を利用したものである。GMR効果が得られるGMR素子を利用したMRAMとしては、米国特許第5343422号に記載されたものが知られている。GMR効果とは、磁化容易軸方向に沿った平行な2つの磁性層における磁化方向が、互いに平行である場合に抵抗値が最小値となり、反平行の場合に最大値となる現象である。GMR素子を用いたMRAMには、保磁力差型（擬似スピinnバルブ型；Pseudo spin valve型）と、交換バイアス型（スピinnバルブ；spin valve型）がある。保磁力差型のMRAMは、GMR素子が2つの強磁性層とそれらの間に挟まれた非磁性層とを有し、2つの強磁性体の保磁力差を利用して情報の書き込みおよび読み出を行うものである。ここで、GMR素子が、例えば「ニッケル鉄合金（NiFe）／銅（Cu）／コバルト（Co）」の構成を有する場合の抵抗変

40

50

50

化率は、6～8%程度の小さな値である。一方、交換バイアス型のMRAMは、GMR素子が、反強磁性層との反強磁性結合により磁化方向が固定された固定層と、外部磁界により磁化方向が変化するフリー層と、それらの間に挟まれた非磁性層とを有し、固定層とフリー層との磁化方向の違いを利用して情報の書き込みおよび読み出を行なうものである。例えば、GMR素子の構成を「白金マンガン(PtMn)／コバルト鉄(CoFe)／銅(Cu)／CoFe」とした場合の抵抗変化率は10%程度であり保磁力差型よりも大きな値を示すが、さらなる記憶速度向上やアクセス速度向上を達成するには不十分であった。

#### 【0006】

これらの点を解決するために、トンネル磁気抵抗効果(以下、TMR効果という。)を利用したTMR素子を有するMRAMが提案されている。TMR効果は、極薄の絶縁層(トンネルバリア層)を挟んだ2つの強磁性層間における磁化方向の相対角度により絶縁層を通過して流れるトンネル電流が変化するという効果である。2つの強磁性層における磁化方向が、互いに平行な場合に抵抗値が最小となり、互いに反平行の場合に最大となる。TMR効果を利用したMRAMでは、TMR素子が、例えば「CoFe／アルミニウム酸化物／CoFe」という構成の場合、抵抗変化率が40%程度と高く、また、抵抗値も大きいためMOSFET等の半導体デバイスと組み合わせた場合のマッチングが取りやすい。このため、GMR素子を有するMRAMと比較して、より高い出力が容易に得られ、記憶容量やアクセス速度の向上が期待されている。TMR効果を利用したMRAMでは、導線に電流を流すことにより発生する電流磁界により、TMR素子の磁性膜の磁化方向を所定の方向に変化させることにより情報を記憶する方法が知られている。記憶情報の読み出す方法としては、トンネルバリア層に垂直な方向に電流を流し、TMR素子の抵抗変化を検出する方法が知られている。なお、TMR効果を用いたMRAMに関しては、米国特許第5629922号あるいは、特開平9-91949号公報などに記載がある。

#### 【0007】

##### 【特許文献1】

米国特許第5343422号明細書

##### 【特許文献2】

米国特許第5629922号明細書

##### 【特許文献3】

特開平9-91949号公報

#### 【0008】

##### 【発明が解決しようとする課題】

上記したように、TMR効果を利用したMRAMでは、GMR効果を利用したMRAMよりも高出力化を達成することができる。しかしながら、上記のような40%程度の抵抗変化率を示すTMR素子を用いたMRAMであ

っても、出力電圧は数十mV程度であるので、より高密度な磁気メモリデバイスを実現するには不十分である。

#### 【0009】

図32は、従来のTMR効果を利用した磁気メモリデバイスにおける構成を説明する平面図であり、図33は、図32に対応する従来の磁気メモリデバイスの要部断面構成を示すものである。読み出および書きワード線102, 106とビット線105とが互いに直交しており、その直交部分に挟まれるように第1磁性層102、トンネルバリア層103および第2磁性層104からなるTMR素子120が配設されている。このような、書きビット線105と書きワード線106とが直交するタイプのMRAMでは、フリー層である第2磁性層104における磁化方向を十分に揃えることができず、十分に安定した書きをおこなうことは困難であった。

#### 【0010】

また、TMR効果を利用したMRAMでは、直交配置された導線を流れる電流による誘導磁界、すなわち電流磁界によって磁性膜の磁化方向を変えることにより、各々の記憶セルに情報の記憶を行うようになっているが、この電流磁界はオープンな(磁気的に特定の領域に閉じ込められていない)磁界であるので、低効率であると共に、隣接した記憶セルへの悪影響も懸念される。

#### 【0011】

さらに、メモリセルをより高集積化して磁気メモリデバイスのさらなる高密度化を図る場合、TMR素子の微小化が必須となるが、次のような問題が懸念される。すなわち、TMR素子における各磁性層のアスペクト比(厚み/積層面内方向の幅)が大きくなることにより反磁界が増大し、フリー層の磁化方向を変えるための磁界強度が増大してしまい、大きな書き電流を必要とすると考えられる。

#### 【0012】

本発明はかかる問題点に鑑みてなされたもので、本発明の第1の目的は、より強力な磁界を効率よく利用し、安定した書きが可能な磁気メモリデバイスおよびそれに搭載される磁気抵抗効果素子を提供することにある。第2の目的は、隣接した記憶セルに悪影響を及ぼすことが少ない磁気メモリデバイスおよびそれに搭載される磁気抵抗効果素子を提供することにある。さらに、第3の目的は、そのような磁気メモリデバイスを容易に製造するための方法を提供することにある。

#### 【0013】

##### 【課題を解決するための手段】

本発明の磁気抵抗効果素子は、外部磁界によって磁化方向が変化する感磁層を含み、積層面に垂直な方向に電流が流れるように構成された積層体と、この積層体の一方の面側に、積層面に沿った方向を軸方向とするように配設されると共に、複数の導線によって貫かれるように構成された環状磁性層とを備えるようにしたものである。

本発明における「環状」とは、磁気的かつ電気的に連続であると共に、閉じている状態を示す。したがって、環状磁性層は、電流が流れないような絶縁体は含まないものの、製造工程において発生する程度の酸化膜は含んでよい。

## 【0014】

本発明の磁気抵抗効果素子では、上記構成により、複数の導線に電流を流すことによって閉じた磁路を形成することができ、感磁層の磁化反転を効率的に行うことができる。

## 【0015】

本発明の磁気メモリデバイスは、複数の第1の書込線と、これら複数の第1の書込線とそれぞれ交差するように延びる複数の第2の書込線と、外部磁界によって磁化方向が変化する感磁層を含み積層面に垂直な方向に電流が流れるように構成された積層体をそれぞれ含む複数の磁気抵抗効果素子とを備え、この磁気抵抗効果素子は、積層体の一方の面側に積層面に沿った方向を軸方向とするように配設されると共に第1の書込線および第2の書込線によって貫かれるように構成された環状磁性層、を含むようにしたものである。

## 【0016】

本発明の磁気メモリデバイスでは、上記した構成により、第1および第2の書込線の双方に電流を流すことによって閉じた磁路を形成することができ、磁気抵抗効果素子の感磁層における磁化反転を効率的に行うことができる。

## 【0017】

本発明の磁気メモリデバイスの製造方法は、複数の第1の書込線と、これら複数の第1の書込線とそれぞれ交差するように延びる複数の第2の書込線とを含む書込線群と、外部磁界によって磁化方向が変化する感磁層を含む積層体を有する磁気抵抗効果素子とを備えた磁気メモリデバイスを製造するための方法であり、第1の絶縁層の上に第1の書込線を形成する工程と、第1の書込線の一部とその周囲とを覆うように第2の絶縁層を形成する工程と、この第2の絶縁層の上に第2の書込線を形成する工程と、この第2の書込線をマスクとして第2の絶縁層および第1の書込線を選択的にエッチングして除去することにより、第1および第2の書込線が絶縁層を挟んで互いに平行に延在する積層構造を自己整合的に形成する工程とを含むようにしたものである。ここで、積層構造において第1の書込線と第2の書込線とによって挟まれた絶縁層は、第2の絶縁層に対応する。さらに、本発明における平行とは、製造上の誤差範囲±10°を含むものである。

## 【0018】

本発明の磁気メモリデバイスの製造方法では、平行に延在する積層構造を自己整合的に形成する工程を含むようにしたので、アライメント精度の高い加工が可能とな

り、さらに、製造工程全体として簡略化を図ることができる。また、積層体が、環状磁性層と電気的に接続されていることが望ましい。

## 【0019】

本発明の磁気抵抗効果素子では、複数の導線が、環状磁性層を貫く領域において互いに平行に延びるように構成されることが望ましい。こうすることにより、複数の導線に電流を流すことによって生じる合成磁界を、複数の書込線が互いに交差する場合よりも大きくすることができ、感磁層における磁化反転をより効率的に行うことができる。

## 【0020】

本発明の磁気抵抗効果素子では、環状磁性層の一部が感磁層を兼ねるように構成してもよい。あるいは、感磁層が、環状磁性層とは別体に設けられ、感磁層と環状磁性層とが磁気的に交換結合するようにしてもよい。さらに、感磁層と環状磁性層との間に、感磁層と環状磁性層とを反強磁性結合させるための非磁性導電層を配設するようにしてもよい。

## 【0021】

さらに、本発明の磁気抵抗効果素子では、積層体が、非磁性層と、この非磁性層の一方側に積層され磁化方向の固定された第1の磁性層と、非磁性層の第1の磁性層と反対側に積層され外部磁界によって磁化方向が変化する感磁層として機能する第2の磁性層とを含み、積層体の積層面に垂直な方向に流れる電流に基づいて情報が検出されるようにしてもよい。この場合、非磁性層が、トンネル効果を生じさせ得る絶縁層からなるようにしてもよい。

## 【0022】

また、本発明の磁気抵抗効果素子では、感磁層が環状磁性層よりも大きな保磁力を有することが望ましい。これにより、感磁層の磁化方向がより安定化する。また、第1の磁性層の非磁性層とは反対側に、第1の磁性層と交換結合した反強磁性の第3の磁性層が配設されるようにしてもよい。また、第1の磁性層と非磁性層との間に、第1の磁性層と交換結合した第4の磁性層が配設されるようにしてもよい。この場合、第1の磁性層と第4の磁性層との間に、第1の磁性層と第4の磁性層とを反強磁性結合させるための第2の非磁性導電層が配設されるようにしてもよい。

## 【0023】

本発明の磁気メモリデバイスでは、第1の書込線と第2の書込線とが、環状磁性層を貫く領域において互いに平行に延びているように構成されることが望ましい。こうすることにより、第1および第2の導線に電流を流すことによって生じる合成磁界を、第1および第2の書込線が互いに交差する場合よりも大きくすることができ、磁気抵抗効果素子の感磁層における磁化反転をより効率的に行うことができる。

## 【0024】

本発明の磁気メモリデバイスでは、環状磁性層の一部が感磁層を兼ねるように構成してもよい。あるいは、感磁層が環状磁性層とは別体に設けられ、感磁層と環状磁性層とが磁気的に交換結合するようにしてよい。さらに、感磁層と環状磁性層との間に、感磁層と環状磁性層とを反強磁性結合させるための非磁性導電層を配設するようにしてよい。

## 【0025】

本発明の磁気メモリデバイスでは、積層体が、非磁性層と、この非磁性層の一方側に積層され磁化方向の固定された第1の磁性層と、非磁性層の第1の磁性層と反対側に積層されて感磁層として機能する第2の磁性層とを含み、積層体の積層面に垂直な方向に流れる電流に基づいて第2の磁性層の磁化方向が検出されるようにしてよい。この場合、第2の磁性層が環状磁性層よりも大きな保磁力を有することが望ましい。これにより、第2の磁性層の磁化方向がより安定化するからである。さらに、この場合、第1の磁性層が第2の磁性層よりも大きな保磁力を有することが望ましい。これは、第1の磁性層における磁化方向が一定方向に維持されるからである。

## 【0026】

本発明の磁気メモリデバイスでは、上記の場合、さらに第1の磁性層の非磁性層とは反対側に、第1の磁性層と交換結合した反強磁性の第3の磁性層が配設されるようにすると共に、第1の磁性層と非磁性層との間に、第1の磁性層と交換結合した第4の磁性層が配設されるようにしてよい。さらに、第1の磁性層と第4の磁性層との間に、第1の磁性層と第4の磁性層とを反強磁性結合させるための非磁性層導電層が配設されるようにしてよい。

## 【0027】

また、本発明の磁気メモリデバイスでは、非磁性層が、トンネル効果を生じさせ得る絶縁層からなるように構成してもよい。

## 【0028】

さらにまた、本発明の磁気メモリデバイスでは、第1および第2の書込線における互いに平行に延びている平行部分が、第1および第2の書込線の少なくとも一方を屈曲させることにより形成されていてよい。その場合、第1および第2の書込線のうちの一方が矩形波状に延在すると共に、他方が直線状に延在し、矩形波状の立ち上がり部分および立ち下がり部分が平行部分に対応するようになることができる。この場合、屈曲した第1または第2の書込線が、導電材料からなる層間接続層を介して互いに接続された2つの階層部分を含んで構成されていてよい。

## 【0029】

さらに、本発明の磁気メモリデバイスでは、各磁気抵抗効果素子における積層体の積層面に垂直な方向に読出電

流を流すための複数の読出線を備え、積層体に流れる電流に基づいて感磁層の磁化方向が検出されて情報が読み出されるようにしてよい。

## 【0030】

本発明の磁気メモリデバイスの製造方法では、第1の書込線を形成する工程が、第1の書込線のうち、第2の書込線と非平行な部分を形成する工程と、第1の書込線のうちの第2の書込線と非平行な部分およびその周囲を覆うように第3の絶縁層を形成する工程と、第3の絶縁層

10 に、第1の書込線のうち第2の書込線と非平行な部分の端部に接続するビアホールを形成したのち、このビアホールに導電材料を埋め込むことにより、層間導通層を形成する工程と、第3の絶縁層の上に、第1の書込線のうちの、その端部が層間導通層の上部に接続されるように形成する工程とを含み、第1の書込線のうち第2の書込線と非平行な部分と平行部分との間を層間導通層によって接続することにより、第1の書込線を、膜面方向のみならず積層方向においても屈曲させて形成するようにしてよい。

## 20 【0031】

本発明の磁気メモリデバイスの製造方法では、さらに、磁気メモリデバイスが、第1の書込線と第2の書込線とが平行な部分の少なくとも一部を環状に取り囲む環状磁性層をさらに備える場合において、第3の絶縁層の上方の、第1および第2の書込線における互いに平行な部分の少なくとも一部に対応する領域に、第1の環状磁性層部分を選択的に形成する工程と、第1および第2の書込線の平行な部分における積層構造を形成したのち、この積層構造の側面および上面を覆うように第4の絶縁層を形成する工程と、第4の絶縁層の側面および上面を選択的に覆うと共に第1の環状磁性層部分に連結するように第2の環状磁性層部分を形成することにより、第1および第2の環状磁性層部分からなる環状磁性層を形成する工程とを含むようにしてよい。

## 【0032】

## 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

## 【0033】

## 40 【第1の実施の形態】

まず、図1ないし図7を参照して第1の実施の形態に係る磁気メモリデバイスの構成について説明する。

## 【0034】

図1は、本実施の形態における磁気メモリデバイスの全体構成を表すものである。磁気メモリデバイスは、アドレスバッファ51と、データバッファ52と、制御ロジック53と、記憶セル群54と、第1の駆動制御回路部56と、第2の駆動制御回路部58と、外部アドレス入力端子A0～A20と、外部データ端子D0～D7とを備えている。

## 【0035】

記憶セル群54は、トンネル磁気抵抗効果素子（以下、TMR素子という。）を備えた記憶セル1が、互いに直交するワード線方向（X方向）およびビット線方向（Y方向）に多数、配列されたマトリックス構造を有している。記憶セル1は、磁気メモリデバイスにおいてデータを記憶する最小単位であるが、これについては後に詳述する。

## 【0036】

アドレスバッファ51は、外部からのアドレス信号を外部アドレス入力端子A0～A20から取り込み、内部に備えたバッファ増幅器により第1および第2の駆動制御回路部56、58内のアドレスデコーダ回路56A、58Bにおいて必要となる電圧レベルまで増幅するものである。さらに、アドレスバッファ51は、その増幅したアドレス信号を2つに分け、X方向アドレス線55を介して第1の駆動制御回路部56に出力すると共に、Y方向アドレス線57を介して第2の駆動制御回路部58に出力するように機能する。

## 【0037】

データバッファ52は、記憶セル群54に記憶された情報信号を読み出す際に記録された情報信号を内部に備えたバッファ増幅器によって増幅したのち、外部データ端子D0～D7に低インピーダンスで出力するものである。さらに、記憶セル群54への書込動作を行う際には、外部データ端子D0～D7の信号電圧を取り込んで、内部バッファ増幅器によって第1および第2の駆動制御回路部56、58内のカレントドライブ回路56C、58Cにおいて必要となる電圧レベルまで増幅したのち、X方向書込用データバス60およびY方向書込用データバス61を介してカレントドライブ回路56C、58Cに伝達するように機能する。

## 【0038】

制御ロジック部53は、複数の記憶セル群54のなかから読出および書込対象とするものを選択するチップセレクト端子CSからの信号電圧と、書込許可信号を出力するように機能するライトイネーブル端子WEからの信号電圧とを取り込み、データバッファ52に向けて出力制御信号53Aを出力するように機能する。

## 【0039】

第1の駆動制御回路部56は、Y方向におけるアドレスデコーダ回路56A、センスアンプ回路56Bおよびカレントドライブ回路56Cを有し、第2の駆動制御回路部58は、X方向におけるアドレスデコーダ回路58A、定電流回路58Bおよびカレントドライブ回路58Cを有するものである。

## 【0040】

アドレスデコーダ回路56A、58Aは、入力されたアドレス信号に応じた後出のワードデコード線71Xおよびビットデコード線71Yを選択するものである。セン

スアンプ回路56Bおよび定電流回路58Bは読出動作を行う際に駆動する回路であり、カレントドライブ回路56C、58Cは書込動作を行う際に駆動する回路である。

## 【0041】

センスアンプ回路56Bと記憶セル群54とは、読出動作の際にセンス電流が流れる複数のビットデコード線71Yによって接続されている。同様に、定電流回路58Bと、記憶セル群54とは、読出動作の際にセンス電流が流れる後出の複数のワードデコード線71Xによって接続されている。

## 【0042】

カレントドライブ回路56Cと記憶セル群54とは、書込動作の際に必要となる後出の書込ビット線5を介して接続されている。同様に、カレントドライブ回路58Cと記憶セル群54とは、書込動作の際に必要となる後出の書込ワード線6を介して接続されている。

## 【0043】

Y方向読出用データバス62は、Y方向のセンスアンプ回路56Bからの出力をデータバッファ52の出力バッファ52Bに伝達するように機能するものである。

## 【0044】

図2は、記憶セル群54における複数の書込ビット線5、書込ワード線6および記憶セル1の位置関係を概念的に表したものである。図2に示したように、一方の書込ワード線6が矩形波状に延在すると共に、他方の書込ビット線5が直線状に延在している。書込ワード線6における矩形波状の立ち上がり部分および立ち下がり部分は、書込ビット線5と共に複数の平行部分10を形成している。記憶セル1は、それぞれの平行部分10の少なくとも一部を囲むように、書込ビット線5と書込ワード線6との交差する領域に設けられている。ここで、交差する領域に記憶セル1が設けられているということは、交差点の隣に記憶セル1が設けられている場合も含んでいる。書込ビット線5および書込ワード線6には、それぞれカレントドライブ回路56C、58Cからの電流が流れているようになっている。これら書込ビット線5および書込ワード線6を用いた記憶セル1に対する書込動作について後述する。

## 【0045】

次に、図3を参照して、本実施の形態の磁気メモリデバイスにおける読出動作に係わる回路構成について説明する。

## 【0046】

図3は、読出動作に係わる部分の要部回路構成を示すものである。記憶セル群54では、X方向に延び、Y方向に等間隔に並んだ複数の読出ワード線12と、Y方向に延び、X方向に等間隔に並んだ複数の読出ビット線13とが直交して格子状に配置されている。読出ワード線12と読出ビット線13とが直交したそれぞれの領域に、

15

複数の記憶セル1が等間隔で配置されている。各々の記憶セル1は、その一端が読出ワード線12にそれぞれ接続されると共に他端が読出ビット線13にそれぞれ接続されている。

## 【0047】

各々の記憶セル1には、TMR素子20が形成されている。TMR素子20は、内部の2つの強磁性層における磁化方向によって、高抵抗状態または低抵抗状態のいずれかの状態が選択されるようになっている。記憶セル1の詳細については、後述する。

## 【0048】

読出ワード線12の一端は、それぞれワード線選択スイッチ74が接続されている。このワード線選択スイッチ74は、ワードデコード線71Xと接続されるとともに、電流制限抵抗76とも接続されており、いずれかを選択するようになっている。電流制限抵抗76は、読出電流の大きさを調整する機能を有しており、ワード線選択スイッチ74とは反対側の端部は、接地されている。読出ビット線13の一端は、それぞれビット線選択スイッチ73に接続され、他端はそれぞれ接地されている。ビット線選択スイッチ73は、ビットデコード線71Yと接続されるとともに、電流電圧変換抵抗72とも接続されており、いずれかを選択するようになっている。この電流電圧変換抵抗72は、読出電流を電圧変化として取り出すように機能する。

## 【0049】

このような回路構成を有する磁気メモリデバイスでは、各TMR素子20における第1磁性層2と環状磁性層4の一部として構成された感磁層とトンネルバリア層3とを含む積層体の積層面に垂直な方向に読出電流を流し、この読出電流に基づいて環状磁性層4の磁化方向が検出されて情報が読み出される。この環状磁性層4は、後出の図7に示すように環状磁性層4単体に注目した場合の開孔方向、すなわち環状磁性層4の軸方向が、積層体であるTMR素子20の積層面に沿った方向となるように構成されている。このような環状磁性層4の構成は、後述する他の実施の形態、変形例および実施例においても同様である。具体的な読出動作については後述する。

## 【0050】

統いて、図4ないし図7(A)を参照して磁気メモリデバイスの詳細な構成について説明する。

## 【0051】

図4および図5は、記憶セル群54の要部平面構成を表すものである。図4に示した書込ビット線5、書込ワード線6および記憶セル1は、図2と対応するものである。図6は、記憶セル1の拡大斜視図である。図7

(A)は、図4に示した記憶セル1のA-A線に沿った切断面の構成を示す断面図である。

## 【0052】

図4に示したように、本実施の形態の磁気メモリデバイ

10

スは、複数の書込ビット線5と、この複数の書込ビット線5とそれぞれ交差するように延びる複数の書込ワード線6とを含んでいる。磁気メモリデバイスは、書込ビット線5および書込ワード線6の交差する領域に、これら書込ビット線5および書込ワード線6が互いに平行に延在する平行部分10を有するように構成されている。さらに、TMR素子20が平行部分10に配置され、これらの平行部分10における書込ビット線5および書込ワード線6の双方を流れる電流により生ずる磁界(すなわち、環状磁性層4においては外部磁界)によってTMR素子20の一部をなす環状磁性層4の磁化方向が変化して情報が記憶されるようになっている。

## 【0053】

具体的には、図4に示したように、Y方向に延びる直線状の複数の書込ビット線5がX方向に等間隔に並んでおり、この複数の書込ビット線5とそれぞれ交差するように、XY平面内において矩形波状に延在した書込ワード線6が形成されている。書込ワード線6の、矩形波状の立ち上がり部分および立ち下がり部分が、書込ビット線と平行部分10を形成している。平行部分10では、書込ビット線5と書込ワード線6とはXY平面においてほぼ一致した位置に形成されているが、書込ビット線5と書込ワード線6とはZ軸方向に一定の間隔を有するように構成されている。なお、図4においては、書込ワード線6の形状を見易くするため、一部の書込ビット線5を省略して図示している。

## 【0054】

さらに、図6に示したように、書込ワード線6は、Z方向において異なる面に形成された2つの階層部分、すなわち、上部書込ワード線6Uと下部書込ビット線6Bとを有し、それぞれが、例えばアルミニウム(A1)などの導電材料からなる層間接続層17を介して互いに接続されている。この層間接続層17が、本発明における「層間導通層」の一具体例である。なお、図6では、読出ワード線13の図示は省略している。

## 【0055】

複数の書込ビット線5の両端には、それぞれ書込ビット線引出電極42が設けられている。書込ビット線引出電極42は、それぞれ一方がカレントドライブ回路56Cに接続され、他方が最終的に接地されるように接続されている。同様に、複数の書込ワード線6の両端には、それぞれ書込ワード線引出電極41が設けられている。書込ワード線引出電極41は、それぞれ一方がカレントドライブ回路58Cに接続され、他方が最終的に接地されるように接続されている。

## 【0056】

図4に示したように配置された記憶セル1は、図5に示したように、XY平面における複数の読出ワード線12と複数の読出ビット線13との各交差点に配設されている。ここで、記憶セル1の上面(TMR素子20側)が

17

読出ビット線13と接し、下面（TMR素子20とは反対側）が読出ワード線12と接している。

#### 【0057】

図7（A）は、図4および図6に示した記憶セル1の、A-A切断線における断面構成を表すものである。

#### 【0058】

図7（A）に示したように、記憶セル1は、TMR素子20と書込ビット線5と書込ワード線6と絶縁膜7とを有し、読出ワード線12と読出ビット線13との間に挟まれるように形成されている。TMR素子20は、環状に形成され、複数の導線によって貫かれるように構成された環状磁性層4と、この環状磁性層4の一部として構成された感磁層を含み、積層面に垂直な方向に電流が流れるように構成された積層体とを備えている。具体的には、TMR素子20は、積層体が、トンネルバリア層3と、このトンネルバリア層3の一方側に積層され磁化方向の固定された第1磁性層2と、トンネルバリア層3の第1磁性層2と反対側に積層され外部磁界によって磁化方向が変化する感磁層として機能する環状磁性層4の一部とを含み、この積層体の積層面に垂直な方向に流れる電流に基づいて感磁層としての環状磁性層4の磁化方向が検出される。

#### 【0059】

TMR素子20は、第1磁性層2と環状磁性層（感磁層）4との間に、積層面に垂直方向に電圧を印加すると、例えば第1磁性層2の電子がトンネルバリア層3を突き抜けて環状磁性層（感磁層）4に移動してトンネル電流が流れようになっている。このトンネル電流は、トンネルバリア層3との界面部分における第1磁性層2のスピント環状磁性層（感磁層）4のスピント相対的な角度によって変化する。すなわち、第1磁性層2のスピント環状磁性層（感磁層）4のスピントが互いに平行な場合に抵抗値が最小となり、反平行のときには抵抗値が最大となる。これらの抵抗値を用いて、磁気抵抗変化率（MR比）が、式（1）のように定義される。

#### 【0060】

$$(MR\text{比}) = dR/R \quad \dots \dots (1)$$

#### 【0061】

ここで、「dR」が、スピントが互いに平行である場合と反平行である場合との抵抗値の差であり、「R」が、スピントが互いに反平行である場合における抵抗値である。

#### 【0062】

トンネル電流に対する抵抗値（以下、トンネル抵抗Rtという。）は、トンネルバリア層3の膜厚Tに強く依存する。トンネル抵抗Rtは、低電圧領域では、式（2）に示したように、トンネルバリア層3の膜厚Tに対して指數関数的に増加する。

#### 【0063】

$$R_t \propto \exp(2\chi^T), \quad \chi = \{8\pi^2 m^*(\phi \cdot E_f)^{0.5}\} / h \quad \dots \dots (2)$$

#### 【0064】

ここで、「 $\phi$ 」はバリア高さ、「 $m^*$ 」は電子の有効質量、「 $E_f$ 」はフェルミエネルギー、 $h$ はプランク定数を表す。一般的に、TMR素子を用いたメモリ素子では、トランジスタなどの半導体デバイスとのマッチングを図るために、トンネル抵抗Rtは、数  $10 k\Omega \cdot (\mu m)^2$  程度が適当とされる。しかし、磁気メモリデバイスにおける高密度化および動作の高速度化を図るために、トンネル抵抗Rtは、 $10 k\Omega \cdot (\mu m)^2$  以下、さらに好ましくは  $1 k\Omega \cdot (\mu m)^2$  以下とすることが好ましい。したがって、上記のトンネル抵抗Rtを実現するために、トンネルバリア層3の厚みTを  $2 nm$  以下、さらに好ましくは  $1.5 nm$  以下とすることが望ましい。

#### 【0065】

トンネルバリア層3の厚みTを薄くすることにより、トンネル抵抗Rtを低減することができる一方で、第1磁性層2および環状磁性層（感磁層）4との接合界面の凹凸に起因するリーク電流が生じるのでMR比が低下してしまう。これを防止するため、トンネルバリア層3の厚みTは、リーク電流が流れない程度の厚みを有する必要があり、具体的には  $0.3 nm$  以上の厚みであることが望ましい。

#### 【0066】

図7（A）に示したTMR素子20は、保磁力差型構造を有し、第1磁性層2の保磁力のほうが、環状磁性層（感磁層）4の保磁力よりも大きくなるように構成されていることが望ましい。具体的には、第1磁性層2の保磁力は、 $(50/4\pi) \times 10^3 A/m$  よりも大きいことが望ましく、特に  $(100/4\pi) \times 10^3 A/m$  以上であることが望ましい。こうすることにより、第1磁性層2における磁化方向が外部擾乱磁界等の不要な磁界の影響を受けるのを防止することができる。第1磁性層2は、例えば、 $5 nm$  の厚みのコバルト鉄合金（CoFe）からなる。他に、単体のコバルト（Co）や、コバルト白金合金（CoPt）、ニッケル鉄コバルト合金（NiFeCo）等を第1磁性層2に適用することが可能である。また、第1磁性層2および環状磁性層（感磁層）4の磁化容易軸は、第1磁性層2と環状磁性層（感磁層）4との磁化方向が互いに平行または反平行となる状態で安定化するようにするため、平行であることが望ましい。

#### 【0067】

環状磁性層（感磁層）4は、書込ビット線5および書込ワード線6における平行部分10、すなわち、環状磁性層（感磁層）4を貫く領域の少なくとも一部を環状に取り囲むように延在しており、この平行部分10を流れる電流によって環状磁性層4内部に還流磁界が生ずるよう構成されている。この環状磁性層4は、情報を記憶する記憶層であり、上記還流磁界によって環状磁性層4の

19

磁化方向が反転され、情報の記憶がなされる。環状磁性層4は、例えば、ニッケル鉄合金(NiFe)からなり、TMR素子20の一部をなす感磁層としての部分における断面方向の厚みが20nmである。さらに環状磁性層4の保磁力は、 $(50/4\pi) \times 10^3$ A/m以上 $(100/4\pi) \times 10^3$ A/m以下の範囲であり、第1磁性層2の保磁力よりも小さくなるように構成されていることが望ましい。 $(50/4\pi) \times 10^3$ A/m未満の保磁力では、環状磁性層4における磁化方向が外部擾乱磁界等の不要な磁界により乱されることがあるからである。一方、 $(100/4\pi) \times 10^3$ A/mを越えるような保磁力では、書込電流の増大に起因する発熱により、TMR素子20自体の劣化が生じてしまう可能性があるからである。また、書込ビット線5および書込ワード線6による電流磁界を環状磁性層4に集中させるために、環状磁性層4の透磁率はより大きい方が好ましい。具体的には、2000以上であり、より好ましくは6000以上である。

## 【0068】

書込ビット線5および書込ワード線6は、いずれも、10nm厚のチタン(Ti)と、10nm厚の窒化チタン(TiN)と500nm厚のアルミニウム(A1)とが順に積層された構造を有し、絶縁膜7によって、互いに電気的に絶縁されている。書込ビット線5および書込ワード線6は、例えば、アルミニウム(A1)、銅(Cu)およびタンクスチタン(W)のうちの少なくとも1種からなるようにしてよい。

## 【0069】

次に、本実施の形態の磁気メモリデバイスにおける動作について説明する。

## 【0070】

まず、図2および図7(B), (C)を参照して、記憶セル1における書込動作について説明する。図7

(B), (C)は、図4および図6に示した記憶セル1の、A-A切断線における断面であって、電流方向と磁化方向との関係を表すものである。

## 【0071】

図7(B), (C)は、記憶セル1を通過する互いに平行な書込ビット線5および書込ワード線6に、互いに同一な方向に書込電流が流れる場合を示し、図2における記憶セル1Aの状態に対応する。図7(B)は、紙面に垂直な方向に手前から奥へ向かって(Y方向へ)書込電流が流れる場合を示し、環状磁性層4の内部を時計回り方向に還流磁界が発生している。一方、図7(C)は、紙面に垂直な方向に奥から手前へ向かって(-Y方向へ)書込電流が流れる場合を示し、環状磁性層(感磁層)4の内部を反時計回り方向に還流磁界が発生している。このように書込ビット線5および書込ワード線6に、同一方向に電流が流れると、環状磁性層4の磁化方向は反転し、0または1を記録する。例えば、図7

(B)の状態を0とした場合、図7(C)の状態を1として識別する。ここで、図2に示した記憶セル1Bの状態のように互いに逆方向に書込電流が流れた場合、あるいは、どちらか一方のみに書込電流が流れた場合には環状磁性層4の磁化方向は反転せず、データの書き換えは行われないようになっている。

## 【0072】

次に、図1および図3を参照して、磁気メモリデバイスにおける読出動作について説明する。まず、第1の駆動制御回路部56におけるアドレスデコーダ回路56Aにより、複数のビットデコード線71Yのうちの1つが選択され、対応する箇所のビット線選択スイッチ73が駆動される。選択されたビット線選択スイッチ73は通電状態となり、読出ビット線13に読出電流が流れ、記憶セル1のTMR素子20の側に正の電位が与えられる。同様に第2の駆動制御回路部58におけるアドレスデコーダ回路58Aにより、複数のワードデコード線71Xのうちの1つが選択され、対応する箇所のワード線選択スイッチ74が駆動される。選択されたワード線選択スイッチ74は通電状態となり、読出ワード線12に読出電流が流れ、記憶セル1のTMR素子20とは反対側に負の電位が与えられる。したがって、アドレスデコーダ回路56Aおよびアドレスデコーダ回路58Aによって選択された1つの記憶セル1に対し、読出に必要な読出電流を流すことができる。この読出電流に基づいて、環状磁性層(感磁層)4の磁化方向を検出し、記憶された情報を読み出すことができる。

## 【0073】

本実施の形態の磁気メモリデバイスでは、上記の構成により、環状に形成され、書込ビット線5および書込ワード線6によって貫かれるように構成された環状磁性層(感磁層)4を含み、積層面上に垂直な方向に電流が流れるように構成された積層体とを備えるようにしたので、書込ビット線5および書込ワード線6の双方に電流を流すことによって閉じた磁路を形成することができ、TMR素子20の環状磁性層(感磁層)4における磁化反転を効率的に行うことができると共に、書込対象とする記憶セルに隣接した記憶セルに対して、磁気的な影響を低減することができる。さらに、書込ビット線5と書込ワード線6とが、環状磁性層(感磁層)4を貫く領域において互いに平行に延びるように構成したので、書込ビット線5および書込ワード線6に電流を流すことによって環状磁性層(感磁層)4に生じる合成磁界を、これらの書込線が互いに交差する場合よりも大きくすることができ、環状磁性層(感磁層)4における磁化反転をより効率的に行うことができる。

## 【0074】

次に、上記のような構成を有する本実施の形態の磁気メモリデバイスの製造方法について説明する。

## 【0075】

21

本実施の形態の磁気メモリデバイスの製造方法は、絶縁膜7Bの上に上部書込ワード線6Uを形成する工程と、この上部書込ワード線6Uのうちの平行部分10に対応する領域とその周囲とを覆うように絶縁膜7Cを形成したのち、その表面を平坦化する工程と、平坦化された絶縁膜7Cの上に書込ビット線5を形成する工程と、この書込ビット線5をマスクとして絶縁膜7Cを選択的にエッチングして除去することにより、書込ビット線5および上部書込ワード線6Uの平行部分10における積層構造19を自己整合的に形成する工程とを含むものである。以下、具体的に説明する。

## 【0076】

図8ないし図23を参照して、磁気メモリデバイスのうちの、主に、記憶セル1の形成方法について、詳細に説明する。なお、図8(A)ないし図23(A)は、図4に示したA-A切断線に沿った断面構成を表し、図8(B)ないし図23(B)は、図4に示したB-B切断線に沿った断面構成を表す。

## 【0077】

まず、図8に示したように、シリコン(Si)からなる基板11を用意し、この基板11の上に、チタン(Ti)、窒化チタン(TiN)およびアルミニウム(A1)を順に、スパッタ装置等を用いて積層し、多層膜16Bを形成する。次に、所定のレジストを全面に亘って塗布したのち、i線リダクションステッパー等を使用し、所定形状のレジストパターン31を形成する。このレジストパターン31をマスクとし、例えば、反応性ガスとして三塩化ホウ素(BCl<sub>3</sub>)ガスを用いて選択的に反応性イオンエッチング(RIE; Reactive Ion Etching)を行う。これにより、図9に示したように、所定形状の下部書込ワード線6Bが形成される。この場合、X方向に沿った幅が、例えば700nmとなるように形成する。

## 【0078】

次に、図10に示したように、例えばTEOS(正珪酸四エチル; Si(OEt<sub>4</sub>)<sub>4</sub>)を用いて、CVD(Chemical Vapor Deposition)装置により全体を覆うように、例えば、酸化シリコン(SiO<sub>2</sub>)からなる絶縁膜7Aを形成する。こののち、例えばCMP(Chemical Mechanical Polishing)装置により、絶縁膜7Aの表面の平坦化をおこなう。

## 【0079】

こののち、図11に示したように、平坦化された絶縁膜7Aの上、書込ビット線5および書込ワード線6の平行部分10の少なくとも一部に対応する領域に、選択的に読出ワード線12と底部環状磁性層4Bとを順に形成する。ここで、底部環状磁性層4Bが、本発明の「第1の環状磁性層部分」に対応する一具体例である。具体的には、まず、絶縁膜7Aの上に、スパッタ装置等によつ

22

てチタン(Ti)、TiNおよびアルミニウム(A1)を順に成膜し、のちに読出ワード線12となる多層膜(図示せず)を形成する。こののち、全体を覆うようにレジストを塗布し、i線ステッパーを用いてレジストパターン(図示せず)を形成する。このレジストパターンを利用して、RIE処理等を行い、上記の多層膜をパターンングすることにより、読出ワード線12を形成する。次いで、i線ステッパーを用いてレジストパターン(図示せず)を形成し、例えば、硫酸鉄(FeSO<sub>4</sub>)および硫酸ニッケル(NiSO<sub>4</sub>)のめっき槽に浸漬し、通電することによりニッケル鉄合金(原子比:Ni:Fe=80:20)からなるめっき膜(図示せず)を形成する。こののち、めっき膜(図示せず)をパターンングすることにより、底部環状磁性層4Bを形成する。

## 【0080】

読出ワード線12および底部環状磁性層4Bを形成したのち、図12(A), (B)に示したように、TEOSを用い、CVD装置により絶縁膜7Bを全面に亘って形成し、CMP装置により、絶縁膜7Bの表面の平坦化をおこなう。さらに、上部書込ワード線6Uと下部書込ワード線6Bとを接続するためのピアホール7Hを形成する(図12(B)参照)。この場合、絶縁膜7Bの上にレジスト塗布を行い、例えばi線ステッパーによりレジストパターンを形成したのち、反応性ガスとしてC<sub>4</sub>F<sub>8</sub>を用いたRIEによりピアホール7Hを形成する。

## 【0081】

続いて、LTS(Long Throw Sputtering)装置等を用いて、ピアホール7Hに例えば、アルミニウム(A1)等の導電材料を埋め込むことにより、図13(B)に示したように層間接続層17を形成する。この層間接続層17は、上部書込ワード線6Uと下部書込ワード線6Bとを電気的に接続するように機能する。層間接続層17を形成したのち、やはりLTS装置を用い、図13(A), (B)に示したように全面に亘って、例えばチタン(Ti)、窒化チタン(TiN)およびアルミニウム(A1)からなる金属多層膜16Uを形成する。

## 【0082】

i線ステッパーにより、金属多層膜16Uの上に全面に亘ってレジストパターン(図示せず)を形成したのち、これをマスクとして利用し、RIE処理を行うことにより金属多層膜16Uをパターンングする。こうすることで、図14(A), (B)に示したように、平行部分10に対応する領域の上部書込ワード線6Uが形成される。この場合、その端部が層間接続層17の上部に接続されるように形成されると共に、後工程にて形成される書込ビット線5のX方向の幅よりも少し広くなるように形成することが重要である。

## 【0083】

上部書込ワード線6Uを形成したのち、図15(A),

23

(B) に示したように TEOS を用い、CVD 装置により絶縁膜 7C を全面に亘って形成し、CMP 装置により、絶縁膜 7C の表面の平坦化をおこなう。平坦化を行った絶縁膜 7C の上に、スパッタ装置等を用いて、チタン (Ti)、TiN およびアルミニウム (Al) を順に成膜し、のちに書込ビット線 5 となる多層膜 5A を形成する。さらに、多層膜 5A の上にレジストを塗布したのち、i 線ステッパーにより選択的にレジストパターン 3 2 を形成する。

## 【0084】

このレジストパターン 3 2 をマスクとして利用し、例えば、反応性ガスとして BC<sub>13</sub> ガスを用いた RIE 处理を行うことにより多層膜 5A をパターニングする。こうすることで、書込ビット線 5 を形成する。

## 【0085】

次に、図 17 (A), (B) に示したように、この書込ビット線 5 をマスクとして、自己整合的に積層構造 19 を形成する。具体的には、反応性ガスとして C<sub>4</sub>F<sub>8</sub> を用いた RIE およびイオンミリングにより、書込ビット線 5 によって保護されていない領域の絶縁膜 7C の全てと、絶縁膜 7B および上部書込ワード線 6U における厚み方向の一部とを除去することにより積層構造 19 を形成する。ここで、底部環状磁性層 4B が露出するまで絶縁膜 7B を除去することが重要である。これにより、下部書込ワード線 6B と上部書込ワード線 6U とが層間接続層 17 によって接続された書込ワード線 6 が、一応完成する。ここで、書込ワード線 6 のうちの非平行部分と平行部分 10 との間を層間接続層 17 によって接続することにより、書込ワード線 6 を、膜面方向のみならず積層方向においても屈曲させて形成するようにしてよい。こうすることにより、記憶セル 1 を、より小さな領域の XY 平面に形成することが可能になる。

## 【0086】

このように、書込ビット線 5 をマスクとして、自己整合的に積層構造 19 を形成することにより、書込ビット線 5 と同じ幅を有する上部書込ワード線 6U を高精度に形成することができる。さらに、レジストパターンの形成工程およびその除去工程等を省略することができ、製造工程の簡略化を図ることができる。

## 【0087】

書込ビット線 5 および書込ワード線 6 の平行部分 10 における積層構造 19 を形成したのち、図 18 (A),

(B) に示したように、この積層構造 19 の側面および上面を覆うように、例えば SiO<sub>2</sub> からなる絶縁膜 7D を形成する。具体的には、i 線ステッパー等により、A-A 線に沿った切断面において少なくとも積層構造 19 を除く領域に選択的にレジストパターン 3 3 を形成したのち、TEOS を用いて CVD 装置等により全面に絶縁膜 7D を形成する。

## 【0088】

24

次いで、絶縁膜 7D の側面および上面を選択的に覆うと共に底部環状磁性層 4B に連結するように上部環状磁性層 4U を形成することにより、底部環状磁性層 4B および上部環状磁性層 4U からなる環状磁性層 4 の形成を完了する。ここで、上部環状磁性層 4U が本発明の「第 1 の環状磁性層部分」に対応する一具体例であり、さらに、底部環状磁性層 4B が本発明の「第 2 の環状磁性層部分」に対応する一具体例である。

## 【0089】

10 具体的には、図 19 (A), (B) に示したように、レジストパターン 3 3 をリフトオフにより除去したのち、i 線ステッパー等により、A-A 線に沿った切断面において少なくとも絶縁膜 7D を除く領域に選択的にレジストパターン 3 4 を形成する。さらに、例えばスパッタリング装置を用い、このレジストパターン 3 4 をを利用して底部環状磁性層 4B と同じ材料 (例えば NiFe) からなる上部環状磁性層 4U を形成する。

## 【0090】

次いで、図 20 (A), (B) に示したように、レジストパターン 3 4 をリフトオフにより除去することにより、上部環状磁性層 4U が露出する。

## 【0091】

続いて、図 21 (A), (B) に示したように、CVD 装置等により絶縁膜 7E を全面に亘って形成したのち、CMP 装置等による絶縁膜 7E 表面の研磨をおこない、平坦化を図ると共に、上部環状磁性層 4U の上面を露出させ、さらに上部環状磁性層 4U を所定の厚みに加工する。

## 【0092】

30 さらに、図 22 (A), (B) に示したように、上部環状磁性層 4U の上に、TMR 素子 20 の形成をおこなう。具体的には、まず、i 線ステッパー等により、TMR 素子 20 を形成する領域以外の領域を覆うように、選択的にレジストパターンを形成する。次に、全面に亘って、アルミニウム (Al) 層を形成する。このアルミニウム層を酸化処理することでトンネルバリア層 3 を得る。続いて、例えば CoFe 層からなる第 1 磁性層 2 を形成し、保護膜等を形成したのち、レジストパターン 3 5 を除去することによって TMR 素子 20 の形成が完了する。なお、図 22 (A), (B) では、簡略化のため、TMR 素子 20 を構成する各層については図示を省略する。

## 【0093】

TMR 素子 20 を形成したのち、TEOS を用い、CVD 装置により絶縁膜 7F を全面に亘って形成したのち、CMP 装置による絶縁膜 7F 表面の研磨をおこない、平坦化を図ると共に、TMR 素子 20 の最上面を露出させる。

## 【0094】

50 最後に、図 23 (A), (B) に示したように、読出ビ

25

ット線13を形成する。具体的には、チタン(Ti)、窒化チタン(TiN)およびアルミニウム(Al)を順にマグнетロンスパッタリング装置を用いて積層し、多層膜13Aを形成する。次に、所定形状のレジストパターン(図示せず)を形成し、このレジストパターンをマスクとして例えればRIEを行うことにより未保護部分の多層膜13Aを除去する。これにより、所定形状の読み出ビット線13が形成される。

## 【0095】

こののち、書きワード線6の各両端末に書きワード線引出電極41を形成し、書きビット線5の各両端末に書きビット線引出電極42を形成し、読み出ワード線12の各両端末に読み出ワード線引出電極43を形成し、さらに読み出ビット線13の各両端末に読み出ビット線引出電極44を形成する。

## 【0096】

以上により、記憶セル1を含む記憶セル群54の形成が一応完了する。

## 【0097】

こののち、さらに、スパッタ装置やCVD装置等によりSiO<sub>2</sub>またはAl<sub>2</sub>O<sub>3</sub>等の保護層を形成する工程と、その保護膜を研磨して各引出電極41~44を露出させる工程とを経ることにより、磁気メモリデバイスの製造が完了する。

## 【0098】

以上のように、本実施の形態によれば、TMR素子20が、環状に形成され、書きビット線5と書きワード線6とによって貫かれるように構成されると共に感磁層として機能する環状磁性層4と、積層面に垂直な方向に電流が流れるように構成された積層体とを含むようにしたので、書きビット線5と書きワード線6の双方に電流を流すことによって閉じた磁路を形成することができ、TMR素子20の環状磁性層(感磁層)4における磁化的反転をより効率よく行うことができると共に、書き対象とする記憶セル1に隣接した記憶セルに対して、磁的な影響を低減することができる。

## 【0099】

さらに、本実施の形態によれば、書きビット線5および書きワード線6が、環状磁性層4を貫く領域において互いに平行部分10を形成するようにしたので、書きビット線5および書きワード線6に電流を流すことによって環状磁性層(感磁層)4に生じる合成磁界を、これらの書き線が互いに交差する場合よりも大きくすることができ、環状磁性層(感磁層)4における磁化反転をより効率的に行うことができる。その結果、磁化反転に必要とされる書き電流をより小さくすることができる。

## 【0100】

加えて、本実施の形態によれば、書きビット線5をマスクとして、自己整合的に積層構造19を形成するようにしたので、高精度な加工ができると共に、レジストパタ

26

ーンの形成工程およびその除去工程等を省略することができ、全体として製造工程の簡略化を図ることができ

## 【0101】

## 【第2の実施の形態】

次に、図24(A)~(C)を参照して、本発明の第2の実施の形態の磁気メモリデバイスについて説明する。

## 【0102】

図24(A)は、本実施の形態の磁気メモリデバイスにおける記憶セル1の断面構成を表すものであり、図7(A)に対応している。図24(A)では、図7(A)に示した構成要素と実質的に同一の部分には同一の符号を付している。

## 【0103】

なお、以下の説明では、本実施の形態の磁気メモリデバイスの構成およびその製造方法について、主に、上記第1の実施の形態と異なる点について説明し、他の説明は適宜省略する。

## 【0104】

上記第1の実施の形態の磁気メモリデバイスは、TMR素子20における環状磁性層4の一部が感磁層を兼ねるよう構成したものである。これに対し本実施の形態の磁気メモリデバイスは、図24に示したように、感磁層として機能する第2磁性層8が、環状磁性層4とは別体に設けられ、第2磁性層8と環状磁性層4とは磁気的に交換結合しているTMR素子21を備えるようにしたるものである。

## 【0105】

第2磁性層8は、トンネルバリア層3と環状磁性層4との間に設けられ、外部磁界によって磁化方向が変化するようになっている。第2磁性層8は、例えば、単体のコバルト(Co)、コバルト鉄合金(CoFe)、コバルト白金合金(CoPt)あるいはニッケル鉄コバルト合金(NiFeCo)からなる。

## 【0106】

環状磁性層4とは別体に設けることにより、第2磁性層8における磁化方向をより安定化させることができる。この場合、環状磁性層4の保磁力を、第2磁性層8を設けずに環状磁性層4が感磁層としても機能する場合よりも小さく、例えば、 $(50/4\pi) \times 10^3 A/m$ 未満とすることが可能である。

## 【0107】

統いて、図24(B), (C)を参照して、本実施の形態の磁気メモリデバイスにおける書き動作について説明する。図24(B), (C)は、図4に示した記憶セル1の、A-A切断線における断面であって、電流方向と磁化方向との関係を表すものである。

## 【0108】

図24(B), (C)は、記憶セル1を通過する互いに平行な書きビット線5および書きワード線6に、互いに

同一な方向に書込電流が流れる場合を示す。図24(B)は、紙面に垂直な方向に手前から奥へ向かって(Y方向へ)書込電流が流れる場合を示し、環状磁性層4の内部を時計回り方向に還流磁界が発生している。この場合は、第2磁性層8における磁化方向が、環状磁性層4の磁化方向に沿った方向、すなわちX方向となる。一方、図24(C)は、紙面に垂直な方向に奥から手前へ向かって(-Y方向へ)書込電流が流れる場合を示し、環状磁性層4の内部を反時計回り方向に還流磁界が発生している。この場合も、第2磁性層8における磁化方向が環状磁性層4の磁化方向に沿った方向となり、一X方向となる。本実施の形態においては、第2磁性層8における外部磁界とは、書込ビット線5および書込ワード線6に流れる書込電流によって生ずる磁界、または、環状磁性層4に生じる還流磁界を指す。このように書込ビット線5および書込ワード線6に、同一方向に電流が流れると、第2磁性層8の磁化方向は反転し、0または1を記録する。例えば、図24(B)の状態を0とした場合、図24(C)の状態を1として識別する。ここで、互いに逆方向に書込電流が流れた場合、あるいは、どちらか一方のみに書込電流が流れた場合には第2磁性層8の磁化方向は反転せず、データの書き換えは行われないようになっている。

#### 【0109】

本実施の形態における磁気メモリデバイスを製造する際には、上記第1の実施の形態において説明した手順により上部環状磁性層4Uを形成したのち、この上部環状磁性層4Uの上に、以下の要領でTMR素子21の形成をおこなう。具体的には、まず、i線ステッパ等により、TMR素子21を形成する領域以外の領域を覆うよう選択的にレジストパターンを形成する。次に、全面に亘って、スパッタ装置等により、例えば、コバルト鉄合金(CoFe)からなる第2磁性層8と、アルミニウム(A1)層とを順に形成する。次いで、このアルミニウム層を酸素プラズマ等により酸化処理することで、トンネルバリア層3を得る。さらにスパッタ装置等により、例えばCoFe層からなる第1磁性層2およびタンタル(Ta)等からなる保護膜を順に形成したのち、レジストパターン35を除去する。こうすることによって、第1磁性層2、トンネルバリア層3および第2磁性層8を有するTMR素子21の形成が完了する。こののち、第1の実施の形態と同様の所定の工程を経て磁気メモリデバイスの製造が完了する。

#### 【0110】

以上のように、本実施の形態の磁気メモリデバイスによれば、上記第1の実施の形態における構成に加え、トンネルバリア層3と環状磁性層4との間に第2磁性層8を設けるようにした。このため、環状磁性層4と第2磁性層8とが交換結合を形成することができる。よって、感磁層としての第2磁性層8における磁化方向がより良好

に揃うことにより、より安定した書込が可能となる。さらに、環状磁性層4の保磁力をより小さく抑えることができるので、書込動作時における電流値を低減することにより発熱量を低減でき、磁気メモリデバイスとしての機能を十分に発揮できる。

#### 【0111】

##### 【第3の実施の形態】

次に、図25を参照して、本発明の第3の実施の形態の磁気メモリデバイスについて説明する。

#### 10 【0112】

図25(A)は、本実施の形態の磁気メモリデバイスにおける記憶セルの断面構成を表すものであり、図7(A)および図24(A)に対応している。図25(A)では、図7(A)および図24(A)に示した構成要素と実質的に同一の部分には同一の符号を付している。

#### 【0113】

なお、以下の説明では、本実施の形態の磁気メモリデバイスの構成およびその製造方法について、主に、上記第

20 1および第2の実施の形態と異なる点について説明し、他の説明は適宜省略する。

#### 【0114】

上記第1の実施の形態の磁気メモリデバイスは、TMR素子20における環状磁性層4の一部が感磁層を兼ねるよう構成したものである。上記第2の実施の形態の磁気メモリデバイスは、さらに、図24に示したように、感磁層として機能する第2磁性層8が、環状磁性層4とは別体に設けられ、第2磁性層8と環状磁性層4とが磁気的に交換結合しているTMR素子21を備えるよう

30 したものである。

#### 【0115】

これに対し、本実施の形態の磁気メモリデバイスは、図25(A)に示したように、さらに、第2磁性層8と前記環状磁性層との間に、これら第2磁性層8と環状磁性層4とを反強磁性結合させるための非磁性導電層9を設けるようにしたものである。この非磁性導電層9は、環状磁性層4と第2磁性層8とを反強磁性結合させるよう機能するものであり、例えば、ルテニウム(Ru)や銅(Cu)などにより構成される。

#### 40 【0116】

本実施の形態の磁気メモリデバイスでは、環状磁性層4と第2磁性層8とが反強磁性結合することにより、環状磁性層4の保磁力が $(50/4\pi) \times 10^3 A/m$ 未満であっても問題が生じなくなり、例えば、鉄(Fe)、NiFe、CoFe、NiFeCoおよびコバルト(Co)等により環状磁性層4を構成することができる。

#### 【0117】

第2磁性層8は、記録を保持する部分となり、反強磁性結合による異方性磁界により安定化される。第2磁性層8の保磁力は、 $(100/4\pi) \times 10^3 A/m$ 以下の

範囲であり、第1磁性層2の保磁力よりも小さくなるように構成されていることが望ましい。

#### 【0118】

統いて、図25(B), (C)を参照して、本実施の形態の磁気メモリデバイスにおける書込動作について説明する。図25(B), (C)は、図4に示した記憶セル1の、A-A切断線における断面であって、電流方向と磁化方向との関係を表すものである。

#### 【0119】

図25(B), (C)は、記憶セル1を通過する互いに平行な書込ビット線5および書込ワード線6に、互いに同一な方向に書込電流が流れる場合を示す。図25

(B)は、紙面に垂直な方向に手前から奥へ向かって(Y方向へ)書込電流が流れる場合を示し、環状磁性層4の内部を時計回り方向に還流磁界が発生している。この場合は、第2磁性層8における磁化方向が、環状磁性層4の磁化方向とは逆の方向、すなわち-X方向となる。一方、図25(C)は、紙面に垂直な方向に奥から手前へ向かって(-Y方向へ)書込電流が流れる場合を示し、環状磁性層4の内部を反時計回り方向に還流磁界が発生している。この場合も、第2磁性層8における磁化方向が環状磁性層4の磁化方向とは逆の方向となり、X方向となる。本実施の形態においては、第2磁性層8における外部磁界とは、書込ビット線5および書込ワード線6に流れる書込電流によって生ずる磁界、または、環状磁性層4に生じる還流磁界を指す。このように書込ビット線5および書込ワード線6に、同一方向に電流が流れると、第2磁性層8の磁化方向は反転し、0または1を記録する。例えば、図25(B)の状態を0とした場合、図25(C)の状態を1として識別する。ここで、互いに逆方向に書込電流が流れた場合、あるいは、どちらか一方のみに書込電流が流れた場合には第2磁性層8の磁化方向は反転せず、データの書き換えは行われないようになっている。

#### 【0120】

本実施の形態における磁気メモリデバイスを製造する際には、上記第1の実施の形態において説明した手順により上部環状磁性層4Uを形成したのち、この上部環状磁性層4Uの上に、以下の要領で非磁性導電層9を備えたTMR素子22の形成をおこなう。具体的には、まず、i線ステッパ等により、TMR素子22を形成する領域以外の領域を覆うように、選択的にレジストパターンを形成する。次に、全面に亘って、例えばスパッタ装置により、ルテニウム(Ru)からなる非磁性導電層9と、コバルト鉄合金(CoFe)からなる第2磁性層8と、アルミニウム(A1)層とを順に形成する。次いで、このアルミニウム層を酸素プラズマ等により酸化処理することで、トンネルバリア層3を得る。さらにスパッタ装置等により、例えばCoFe層からなる第1磁性層2およびタンタル(Ta)等からなる保護膜を順に形成した

のち、レジストパターン35を除去する。こうすることによって、第1磁性層2、トンネルバリア層3、第2磁性層8および非磁性導電層9を有するTMR素子22の形成が完了する。こののち、第1の実施の形態と同様の所定の工程を経て磁気メモリデバイスの製造が完了する。

#### 【0121】

このように、本実施の形態における磁気メモリデバイスによれば、上記第2の実施の形態の構成に加え、さらに、環状磁性層4と第2磁性層8との間に非磁性導電層9を設けるようにした。こうすることにより、環状磁性層4と第2磁性層8とが強力な反強磁性結合を形成することができるので、外部擾乱磁界等による不要な磁界によりフリー層としての第2磁性層8の磁化方向が乱されることなくより安定する。これに加え、上記構成により環状磁性層4の保磁力をより小さく抑えることができる。したがって、書込動作時において電流値を小さくすることによって発熱量を低減することが可能ならうえ、非磁性導電層9により、金属元素等が第2磁性層8へ拡散して移動するのを遮蔽することができるので、熱的安定性が向上する。これらの結果、より安定した書込が可能となる。

#### 【0122】

##### <変形例>

次に、図26を参照して、本実施の形態における変形例について以下に説明する。

#### 【0123】

##### <<第1の変形例>>

本実施の形態におけるTMR素子22は、第2磁性層8よりも大きな保磁力を有する第1磁性層2を備えた保磁力差型とよばれる構造である。これに対し、図26(A)に示したTMR素子22Bは、交換結合により第1磁性層2の磁化方向を固定する交換バイアス型とよばれる構造を呈している。

#### 【0124】

具体的には、TMR素子22Bは、環状磁性層4の側から順に非磁性導電層9と、第2磁性層8と、トンネルバリア層3と、第1磁性層2と、第3磁性層15とを有している。第3磁性層15は、反強磁性を有しており、第1磁性層2と交換相互作用により第1磁性層2の磁化方向を固定するように機能し、例えば、白金マンガン合金(PtMn)、イリジウムマンガン合金(IrMn)、鉄マンガン(FeMn)、ニッケルマンガン(NiMn)またはルテニウムマンガン(RuMn)等の反強磁性材料により構成される。

#### 【0125】

図26(A)に示した交換バイアス型の構造を有するTMR素子22Bの場合は、第3磁性層15により第1磁性層2の磁化方向を安定して固定できるので、第1磁性層2の保磁力を $(50/4\pi) \times 10^3 A/m$ 未満とし

てもよい。

### 【0126】

#### <<第2の変形例>>

図26(B)は、本実施の形態のTMR素子22の構成において、第1磁性層2とトンネルバリア層3との間に、さらに、非磁性導電層35と第4磁性層18とを設けるようにしたTMR素子22Cの構成を示すものである。

### 【0127】

具体的には、TMR素子22Cは、環状磁性層4の側から順に非磁性導電層9と、第2磁性層8と、トンネルバリア層3と、第4磁性層18と、非磁性導電層35と、第1磁性層2とを有している。第4磁性層18は、非磁性導電層35を介して第1磁性層2と反強磁性結合を形成しており、第1磁性層2と第4磁性層18との磁化方向は互いに反平行となっている。第4磁性層18は、例えば、鉄(Fe)、NiFe、CoFe、NiFeCoまたはコバルト(Co)等により構成される。

### 【0128】

本変形例では、上記構成により、第1磁性層2と第4磁性層18とにおける静磁界が閉磁路を形成するので外部磁界による影響を受けにくく安定化すると共に、第2磁性層8への磁界の回り込みを抑制することができる。このため、フリー層としての第2磁性層8における磁化方向反転を行う際の書き電流磁界を低減することができる。

### 【0129】

#### <<第3の変形例>>

図26(C)は、上記第2の変形例のTMR素子22Cの構成に加え、さらに、第3磁性層15を設けるようにした変形例であるTMR素子22Dを示す。具体的には、TMR素子22Dは、環状磁性層4の側から順に非磁性導電層9と、第2磁性層8と、トンネルバリア層3と、第4磁性層18と、非磁性導電層35と、第1磁性層2と、第3磁性層15とを有している。

### 【0130】

このTMR素子22Dの場合、第3磁性層15により第1磁性層2の磁化方向を安定して固定できるので、第1磁性層2の保磁力を $(50/4\pi) \times 10^3$ A/m未満とすることができる。

### 【0131】

#### 【実施例】

さらに、本実施の形態における具体的な実施例について説明する。

### 【0132】

本実施例では、上記した製造方法に基づき、以下の要領で磁気メモリデバイスを形成した。図8ないし図23を参照して詳細を説明する。

### 【0133】

まず、図8に示したように、シリコン(Si)からなる

基板11を用意し、この基板11の上に、10nm厚のチタン(Ti)、10nm厚の窒化チタン(TiN)および500nm厚のアルミニウム(A1)を順に、マグネットロンスパッタリング装置を用いて積層し、多層膜16Bを形成した。次に、所定のレジストを全面に亘って塗布したのち、i線リダクションステッパーを使用し、所定形状のレジストパターン31を形成した。このレジストパターン31をマスクとし、反応性ガスとして三塩化ホウ素(BC13)ガスを用いて選択的に反応性イオニエッティング(RIE; Reactive Ion Etching)を行った。これにより、図9に示したように、所定形状の下部書きワード線6Bが形成された。この場合、X方向に沿った幅が、700nmとなるように形成した。

### 【0134】

次に、図10に示したように、TEOS(正珪酸四エチル; Si(OCH<sub>3</sub>)<sub>4</sub>)を用いて、CVD(Chemical Vapor Deposition)装置により全体を覆うように、酸化シリコン(SiO<sub>2</sub>)からなる絶縁膜7Aを形成した。こののち、CMP(Chemical Mechanical Polishing)装置により、絶縁膜7Aの表面の平坦化をおこなった。この際、下部書きワード線6Bの上に形成された絶縁膜7Aの厚みが、500nmとなるように絶縁膜7Aを研磨した。

### 【0135】

こののち、図11に示したように、平坦化された絶縁膜7Aの上の、書きビット線5および書きワード線6の平行部分10の少なくとも一部に対応する領域に、選択的に読出ワード線12と底部環状磁性層4Bとを順に形成した。具体的には、まず、絶縁膜7Aの上に、マグネットロンスパッタ装置によって厚み10nmのチタン(Ti)、厚み10nmのTiNおよび厚み500nmのアルミニウム(A1)を順に成膜し、のちに読出ワード線12となる多層膜(図示せず)を形成した。こののち、全体を覆うようにレジストを塗布し、i線ステッパーを用いてレジストパターン(図示せず)を形成した。このレジストパターンを利用して、反応性ガスとしてBC13ガスを用いたRIE処理を行い、上記の多層膜をパターンングすることにより、読出ワード線12を形成した。

次いで、i線ステッパーを用いてレジストパターン(図示せず)を形成し、FeSO<sub>4</sub>およびNiSO<sub>4</sub>のめっき槽に浸漬し、通電することによりニッケル鉄合金(原子比; Ni:Fe=80:20)からなるめっき膜(図示せず)を形成した。こののち、このめっき膜をパターンングすることにより、底部環状磁性層4Bを形成した。パターン形成した読出ワード線12および底部環状磁性層4Bのサイズは、1100nm(X方向)×350nm(Y方向)とした。

### 【0136】

読み出ワード線12および底部環状磁性層4Bをパターン形成したのち、図12(A), (B)に示したように、TEOSを用い、CVD装置により絶縁膜7Bを全面に亘って形成し、CMP装置により、絶縁膜7Bの表面の平坦化をおこなった。この際、底部環状磁性層4B上の絶縁膜7Bの厚みは、150nmとした。さらに、上部書込ワード線6Uと下部書込ワード線6Bとを接続するためのビアホール7Hを形成した(図12(B)参照)。この場合、絶縁膜7Bの上にレジスト塗布を行い、i線ステッパーによりレジストパターンを形成したのち、反応性ガスとしてC<sub>4</sub>F<sub>8</sub>を用いたRIEによりビアホール7Hを形成した。

## 【0137】

続いて、LTS(Long Throw Sputtering)装置を用いて、ビアホール7Hにアルミニウム(A1)を埋め込むことにより、図13(B)に示したように層間接続層17を形成した。こののち、やはりLTS装置を用い、図13(A), (B)に示したように全面に亘って、10nm厚のチタン(Ti)、10nm厚の窒化チタン(TiN)および500nm厚のアルミニウム(A1)からなる金属多層膜16Uを形成した。

## 【0138】

i線ステッパーにより、金属多層膜16Uの上に全面に亘ってレジストパターン(図示せず)を形成したのち、これをマスクとして利用し、反応性ガスとしてBC13ガスを用いたRIE処理を行うことにより金属多層膜16Uをパターニングした。こうすることで、図14(A), (B)に示したように上部書込ワード線6Uが形成された。この上部書込ワード線6UのX方向に沿った幅は700nmとした。

## 【0139】

上部書込ワード線6Uを形成したのち、図15(A), (B)に示したようにTEOSを用い、CVD装置により絶縁膜7Cを全面に亘って形成し、CMP装置により、絶縁膜7Cの表面の平坦化をおこなった。平坦化を行った絶縁膜7Cの上に、マグネットロンスパッタ装置を用いて、10nm厚のチタン(Ti)、10nm厚のTiNおよび500nm厚のアルミニウム(A1)を順に成膜し、のちに書込ビット線5となる多層膜5Aを形成した。さらに、多層膜5Aの上にレジストを塗布したのち、図16(A), (B)に示したように、i線ステッパーにより選択的にレジストパターン32を形成した。

## 【0140】

このレジストパターン32をマスクとして利用し、反応性ガスとしてBC13ガスを用いたRIE処理を行うことにより多層膜5Aをパターニングした。これにより、X方向に沿った幅が700nmの書込ビット線5が形成された。

## 【0141】

次に、図17(A), (B)に示したように、この書込ビット線5をマスクとして、自己整合的に積層構造19を形成した。具体的には、反応性ガスとしてC<sub>4</sub>F<sub>8</sub>を用いたRIEおよびイオンミリングにより、書込ビット線5によって保護されていない領域の絶縁膜7Cの全てと、絶縁膜7Bおよび上部書込ワード線6Uにおける厚み方向の一部とを除去することにより積層構造19を形成した。

## 【0142】

10 書込ビット線5および書込ワード線6の平行部分10における積層構造19を形成したのち、図18(A), (B)に示したように、この積層構造19の側面および上面を覆うように、SiO<sub>2</sub>からなる絶縁膜7Dを形成する。具体的には、i線ステッパーにより、A-A線に沿った切断面において少なくとも積層構造19を除く領域に選択的にレジストパターン33を形成したのち、TEOSを用いてCVD装置等により全面に絶縁膜7Dを形成した。

## 【0143】

20 次いで、絶縁膜7Dの側面および上面を選択的に覆うと共に底部環状磁性層4Bに連結するように上部環状磁性層4Uを形成することにより、底部環状磁性層4Bおよび上部環状磁性層4Uからなる環状磁性層4の形成を完了した。環状磁性層4は、Y方向に沿って350nmの長さに亘り、書込ビット線5および書込ワード線6の平行部分10の一部を取り囲むように形成した。

## 【0144】

具体的には、図19(A), (B)に示したように、レジストパターン33をリフトオフにより除去したのち、30 i線ステッパー等により、A-A線に沿った切断面において少なくとも絶縁膜7Dを除く領域に選択的にレジストパターン34を形成した。さらに、スパッタリング装置を用い、このレジストパターン34を利用して底部環状磁性層4Bと同じ材料(NiFe)からなる上部環状磁性層4Uを形成した。

## 【0145】

次いで、図20(A), (B)に示したように、レジストパターン34をリフトオフにより除去することにより、上部環状磁性層4Uを露出させた。

## 【0146】

続いて、図21(A), (B)に示したように、TEOSを用い、CVD装置により絶縁膜7Eを全面に亘って形成したのち、CMP装置による絶縁膜7E表面の研磨をおこない、平坦化を図り、上部環状磁性層4Uの上面を露出させた。さらに上部環状磁性層4Uの厚みが50nmとなるまで研磨加工を行った。

## 【0147】

ここで、図22(A), (B)に示したように、上部環状磁性層4Uの上に、TMR素子20の形成をおこなった。具体的には、まず、i線ステッパー等により、TMR

素子20を形成する領域以外の領域を覆うように、選択的にレジストパターン（図示せず）を形成した。次に、全面に亘って、高真空直流スパッタ装置により、厚み0.7nmのルテニウム（Ru）からなる非磁性導電層9と、5nm厚のコバルト鉄合金（CoFe）からなる第2磁性層8と、1nm厚のアルミニウム（Al）層とを順に形成した。このアルミニウム層を、13.33Paの圧力下で酸化プラズマにより酸化処理を行い、トンネルバリア層3を得た。さらに、厚み5nmのCoFeからなる第1磁性層2と、厚み50nmのIrMnからなる第3磁性層15と、厚み5nmのタンタル（Ta）からなる保護膜（図示せず）を形成したのち、レジストパターンを除去することによって図26（A）のTMR素子22Bの形成を完了した。

## 【0148】

TMR素子22Bを形成したのち、TEOSを用い、CVD装置により絶縁膜7Fを全面に亘って形成し、CMP装置による絶縁膜7F表面の研磨をおこない、平坦化を図ると共に、TMR素子22Bの最上面を露出させた。

## 【0149】

最後に、図23（A）、（B）に示したように、読出ビット線13を形成した。具体的には、10nm厚のチタン（Ti）、10nm厚の窒化チタン（TiN）および500nm厚のアルミニウム（Al）を順にマグネットロンスパッタリング装置を用いて積層し、多層膜13Aを形成した。次に、所定形状のレジストパターン（図示せず）を形成し、このレジストパターンをマスクとしてRIEを行うことにより未保護部分の多層膜13Aを除去した。こうすることにより、所定形状の読出ビット線13を形成した。

## 【0150】

こののち、i線ステッパーを用いてレジストパターンを形成したのち、マグネットロンスパッタ装置によりアルミニウム層を4.5μmとなるように形成した。こうすること\*

\*とにより、書込ワード線6の各両端末に書込ワード線引出電極41を形成し、書込ビット線5の各両端末に書込ビット線引出電極42を形成し、読出ワード線12の各両端末に読出ワード線引出電極43を形成し、さらに読出ビット線13の各両端末に読出ビット線引出電極44を形成した。続いて、マグネットロンスパッタ装置を用いて、全体を覆うように酸化アルミニウム（Al<sub>2</sub>O<sub>3</sub>）を保護膜として形成したのち、研磨することで各引出電極41～44を露出させた。こののち、所定の工程を経て、縦に4素子、横に4素子ずつマトリックス状に並べた磁気メモリデバイスの形成を完了した（図4参照）。

## 【0151】

上記の要領によって製造した磁気メモリデバイスについて、MR比、トンネル抵抗Rt、スイッチング電流および隣接セル反転電流について測定を行った。この結果を、実施例として表1に示す。ここで数値の比較を行うため、図27、28に示した、連続した環状磁性層を持たない構造の記憶セルを有する磁気メモリデバイスについても同様の測定をおこなったので、比較例1、2として表1に併記する。なお、測定時の印加磁場は(500/4π) × 10<sup>3</sup> A/mとした。図27に示した比較例1としての記憶セル101は、絶縁膜7に埋設されて互いに平行に延びる書込ビット線105および書込ワード線106と、その近傍に設けられたTMR素子20Bとを備えているが、書込ビット線105および書込ワード線106を囲うような環状磁性層は全く備えていない。一方の図28に示した比較例2としての記憶セル201は、絶縁膜7に埋設されて互いに平行に延びる書込ビット線5および書込ワード線6の周囲の大部分を、断面が「コ」の字形状をなす環状磁性層204と、TMR素子20Cの第2磁性層8とによって囲むように構成されたものである。但し、「コ」の字形状の環状磁性層204は、第2磁性層8と接触した部分を有しない。

## 【0152】

## 【表1】

	MR比 %	トンネル抵抗 Ω・(μm) <sup>2</sup>	スイッチング電流 mA	隣接セル反転電流 mA
実施例	40	970	1.7	20.0以上
比較例1	40	950	6.8	12.0
比較例2	40	975	2.75	20.0以上

## 【0153】

表1に示したように、本実施例と比較例1、2とでは、MR比およびトンネル抵抗Rtにおいては大差が見られなかったものの、スイッチング電流および隣接セル反転電流について、明らかな有意差が確認できた。

## 【0154】

スイッチング電流とは、書込対象の記憶セルにおける磁化方向の反転をおこなうために必要な最小限の電流値である。このスイッチング電流については、本実施例が、50 比較例1のほぼ4分の1という小さな値を示した。これ

は、効率よく感磁層の磁化反転を行うことができたので、小さな電流であっても書き込み操作が可能となったことを示す。

#### 【0155】

隣接セル反転電流とは、書込対象の記憶セルと隣接した記憶セルに印加された電流によって、本来、書込がなされるべきでない記憶セルの磁化方向が反転してしまう電流値を表す。表1に示したように、本実施例では、従来例よりも大きな書込電流を印加しても、隣接する記憶セルにおける磁化方向は反転しないことがわかった。これは、閉じた磁路を形成し、隣接する記憶セルに悪影響を及ぼす磁界の発生を抑制することができたことを示す。

#### 【0156】

以上説明したように、本実施例によれば、TMR素子22Bが、環状に形成され、書込ビット線5と書込ワード線6とによって貫かれるように構成されると共に感磁層として機能する環状磁性層4と、積層面に垂直な方向に電流が流れるように構成された積層体とを含むようにしたので、書込ビット線5と書込ワード線6の双方に電流を流すことによって閉じた磁路を形成することができ、TMR素子22Bの環状磁性層4における磁化の反転をより効率よく行うことができると共に、書込対象とする記憶セルに隣接した記憶セルに対して、磁気的な影響を低減することができる。

#### 【0157】

以上、いくつかの実施の形態および変形例を挙げて本発明を説明したが、本発明は、これらの実施の形態および変形例に限定されず、種々変形可能である。

例えば、本実施の形態では、書込ワード線6を屈曲させ、矩形波状に延在するようにしたが、図29(A)に示したように、書込ワード線6を鋸歯状(三角波状)の形状となるように屈曲させてもよい。その場合には、図30に示したような記憶セル1の配設となる。また、本実施の形態では、書込ワード線6のみ屈曲させ、ピアホール7Hに埋め込まれた層間接続層17を介して互いに接続するようにしたが、書込ビット線5のみ屈曲させるようにしてもよいし、あるいは、図29(B), (C)に示したように書込ワード線6および書込ビット線5を両方とも屈曲させるようにしてもよい。図29(B)は、「く」の字形状に屈曲し、全体として一方向に延在するパターンを有する書込ビット線5と、やはり「く」の字形状に屈曲し、全体として書込ビット線5とは異なる一方向に延在するパターンを有する書込ワード線6とが、互いに、「く」の字形状の一部が平行となるように交差して構成されたものである。図29(C)は、隣接する書込ビット線5どうしが、互いの間隔を所定範囲内で変化させながら全体として一定方向に延在するようになると共に、隣接する書込ワード線6どうしが、互いの間隔を所定範囲内で変化させながら全体として書込ビット線5とは異なる一定方向に延在するようにしたパター

ンを有し、これら書込ビット線5と書込ワード線6との一部が平行になるように構成されたものである。すなわち、進行方向に沿った下層直線に互いに対称な形状を保ちながら、接近する部分と遠ざかる部分とを交互になすように繰り返して延在するように構成されたものである。ここで、接近する部分と遠ざかる部分とは、台形の輪郭の一部をなしている。

#### 【0158】

10 また、書込ビット線5を、その両端がカレントドライブ回路56Cに接続されたループ形状となるように構成してもよい。同様に、書込ワード線6が、その両端がカレントドライブ回路58Cに接続されたループ形状となるように構成してもよい。

#### 【0159】

また、図31に示したように、各記憶セル1とワードデコード線71Xとの間に整流素子75を配置することによって、より安定した電流の流れを確保するようにすることも可能である。

#### 【0160】

20 また、本実施の形態では、書込ビット線5と書込ワード線6とが互いに平行部分10をなす場合について説明したが、これに限定されず、互いに非平行であってもよい。ただし、平行部分10を取り囲むように環状磁性層4を形成する場合に、感磁層の磁化反転がより効率的に行われる所以より好ましい。

#### 【0161】

#### 【発明の効果】

以上説明したように、請求項1ないし請求項13のいずれか1項に記載の磁気抵抗効果素子によれば、外部磁界によって磁化方向が変化する感磁層を含み、積層面に垂直な方向に電流が流れるように構成された積層体と、この積層体の一方の面側に、積層面に沿った方向を軸方向とするように配設されると共に、複数の導線によって貫かれるように構成された環状磁性層とを備えるようにしたので、複数の導線に電流を流すことによって閉じた磁路を形成することができ、感磁層における磁化の反転をより効率よく行うことができる。

#### 【0162】

請求項14ないし請求項30のいずれか1項に記載の磁気メモリデバイスによれば、複数の第1の書込線と、これら複数の第1の書込線とそれぞれ交差するように延びる複数の第2の書込線と、外部磁界によって磁化方向が変化する感磁層を含み積層面に垂直な方向に電流が流れるように構成された積層体をそれぞれ含む複数の磁気抵抗効果素子とを備え、この磁気抵抗効果素子が、積層体の一方の面側に積層面に沿った方向を軸方向とするように配設されると共に第1の書込線および第2の書込線によって貫かれるように構成された環状磁性層、を含むようにしたので、第1の書込線と第2の書込線の双方に電流を流すことによって閉じた磁路を形成することができ

き、環状磁性層における磁化の反転をより効率よく行うことができると共に、書込対象とする記憶セルに隣接した記憶セルに対して、磁気的な影響を低減することができる。

#### 【0163】

特に、請求項3に記載の磁気抵抗効果素子または請求項16に記載の磁気メモリデバイスによれば、複数の書込線が、環状磁性層を貫く領域において互いに平行に延びるように構成するようにしたので、複数の導線に電流を流すことによって感磁層に生じる合成磁界を、これらの導線が互いに交差する場合よりも大きくすることができ、環状磁性層における磁化反転をより効率的に行うことができる。その結果、磁化反転に必要とされる書込電流をより小さくすることができる。さらに、感磁層における複数の磁区の磁化方向をより良好に揃えることができるので、より高い信頼性が得られる。

#### 【0164】

請求項31ないし請求項33のいずれか1項に記載の磁気メモリデバイスの製造方法によれば、第2の書込線をマスクとして、第1の書込線と、第1および第2の書込線によって挟まれた第2の絶縁層とを選択的にエッチングして除去することにより、第1および第2の書込線が互いに平行に延在する平行部分における積層構造を自己整合的に形成する工程を含むようにしたので、高精度な加工ができると共に、製造工程の簡略化を図ることができ。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る磁気メモリデバイスの全体構成を示すブロック図である。

【図2】図1に示した磁気メモリデバイスの書込線の構成を示す平面図である。

【図3】図1に示した磁気メモリデバイスの回路構成を示す回路図である。

【図4】図1に示した磁気メモリデバイスの記憶セル群の要部構成を示す部分平面図である。

【図5】図1に示した磁気メモリデバイスの記憶セル群の要部構成を示す他の部分平面図である。

【図6】図1に示した磁気メモリデバイスの記憶セル群の要部構成を示す要部斜視図である。

【図7】図4に示した記憶セルのA-A線に沿った切断面の構成を示す断面図である。

【図8】図1に示した磁気メモリデバイスの製造方法における一工程を表す拡大断面図である。

【図9】図8に続く一工程を表す拡大断面図である。

【図10】図9に続く一工程を表す拡大断面図である。

【図11】図10に続く一工程を表す拡大断面図である。

【図12】図11に続く一工程を表す拡大断面図である。

【図13】図12に続く一工程を表す拡大断面図であ

る。

【図14】図13に続く一工程を表す拡大断面図である。

【図15】図14に続く一工程を表す拡大断面図である。

【図16】図15に続く一工程を表す拡大断面図である。

【図17】図16に続く一工程を表す拡大断面図である。

10 【図18】図17に続く一工程を表す拡大断面図である。

【図19】図18に続く一工程を表す拡大断面図である。

【図20】図19に続く一工程を表す拡大断面図である。

【図21】図20に続く一工程を表す拡大断面図である。

【図22】図21に続く一工程を表す拡大断面図である。

20 【図23】図22に続く一工程を表す拡大断面図である。

【図24】本発明の第2の実施の形態に係る磁気メモリデバイスにおける要部構成を表す断面図である。

【図25】本発明の第3の実施の形態に係る磁気メモリデバイスにおける要部構成を表す断面図である。

【図26】図25に示した磁気メモリデバイスの第1～第3の変形例における要部構成を表す断面図である。

30 【図27】図1に示した磁気メモリデバイスにおける第1の比較例としての磁気メモリデバイスの要部構成を説明するための断面図である。

【図28】図1に示した磁気メモリデバイスにおける第2の比較例としての磁気メモリデバイスの要部構成を説明するための断面図である。

【図29】図1に示した磁気メモリデバイスの書込線の構成における変形例を表す平面図である。

【図30】図29に示した変形例の要部構成を示す部分平面図である。

【図31】図1に示した磁気メモリデバイスの回路構成における変形例を表す平面図である。

40 【図32】従来例としての磁気メモリデバイスの構成を説明するための平面図である。

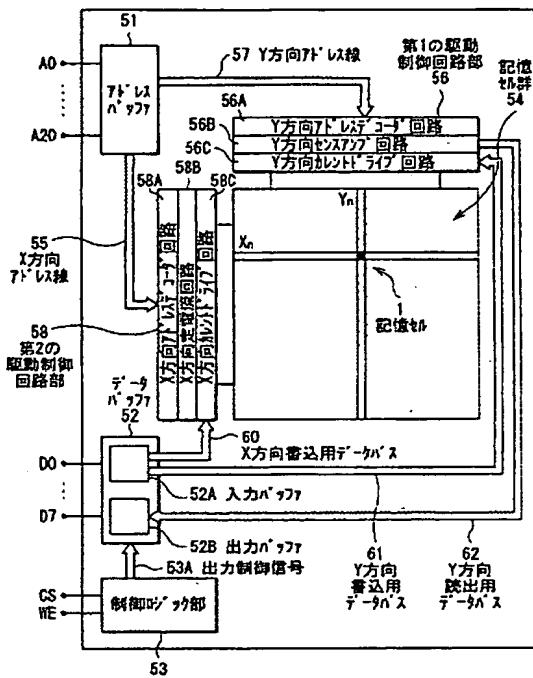
【図33】従来例としての磁気メモリデバイスの要部構成を説明するための断面図である。

#### 【符号の説明】

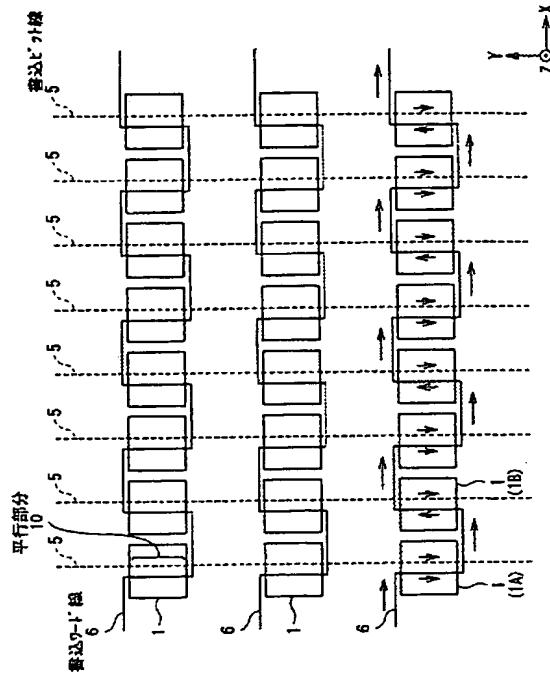
1…記憶セル、2…第1磁性層、3…トンネルバリア層、4…環状磁性層、4B…底部第2磁性層、4U…上部第2磁性層、5…書込ビット線、5A…多層膜、6…書込ワード線、6B…下部書込ワード線、6U…上部書込ワード線、7…絶縁膜、7H…ビアホール、8…第2磁性層、9…非磁性導電層、10…平行部分、11…基

板、12…読出ワード線、12A…多層膜、13…読出ビット線、14U…合金層、15…第3磁性層、16B…多層膜、16U…金属膜、17…層間接続層、18…第4磁性層、19…積層体、20, 21, 22…TMR

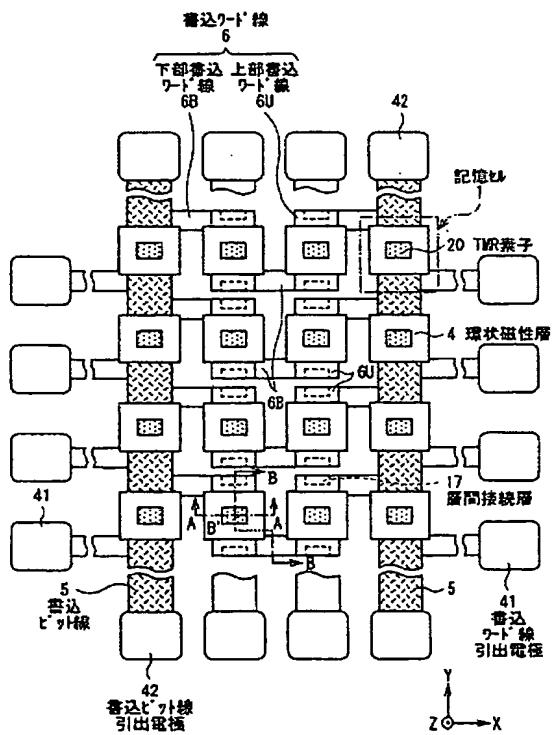
【図1】



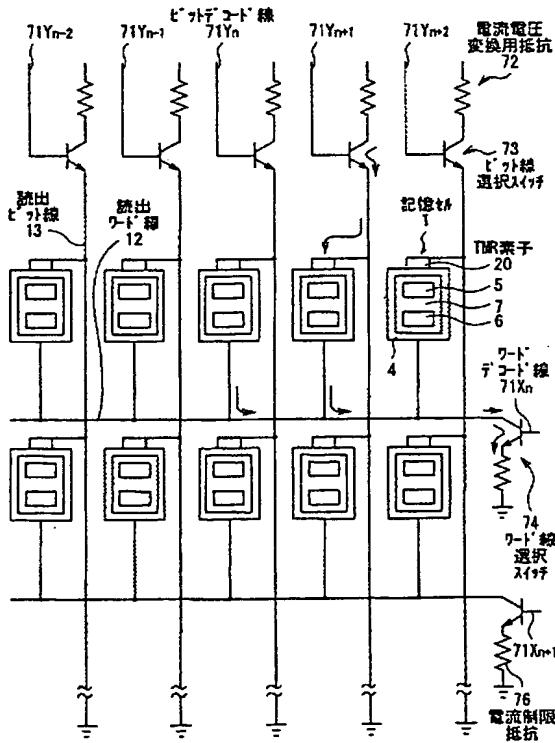
【図2】



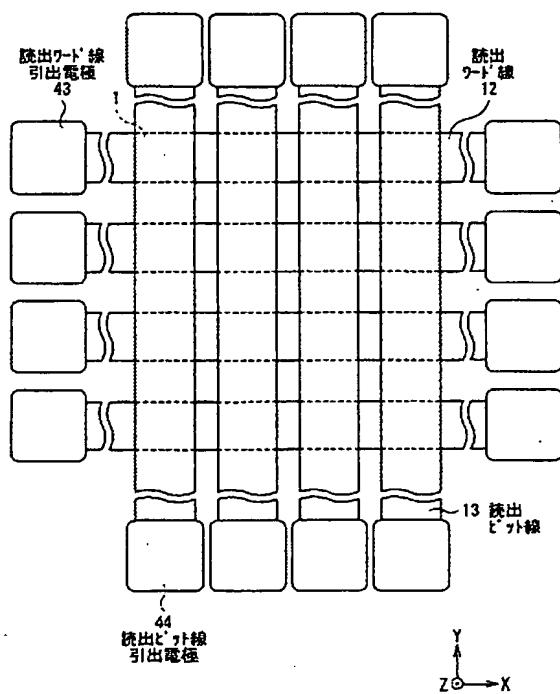
【図4】



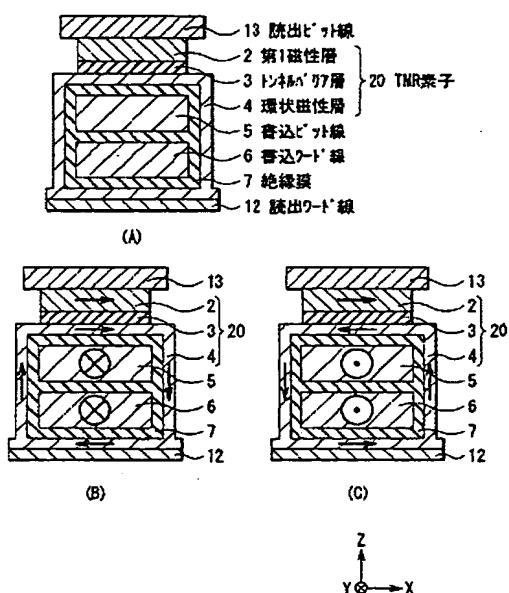
【図3】



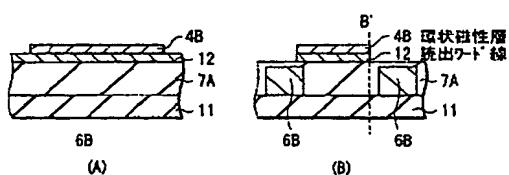
【図5】



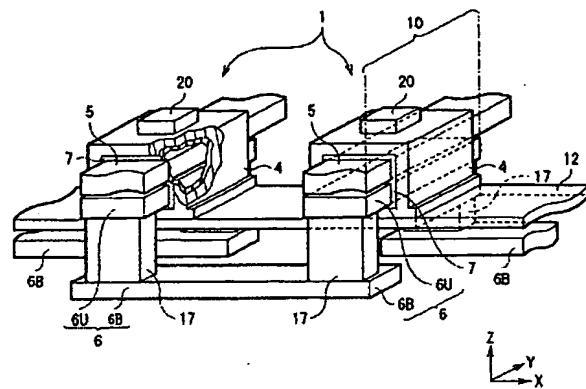
【図7】



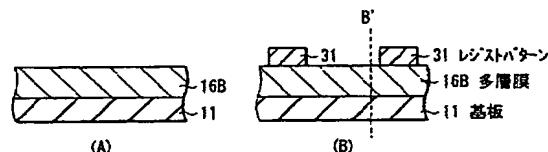
【図11】



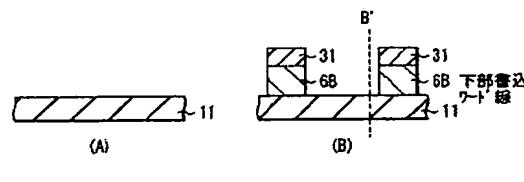
【図6】



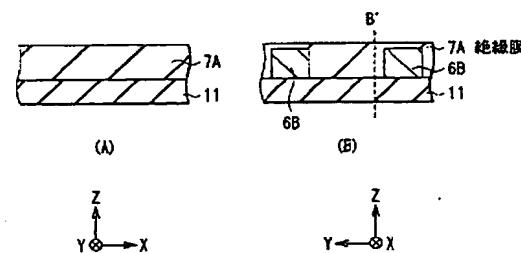
【図8】



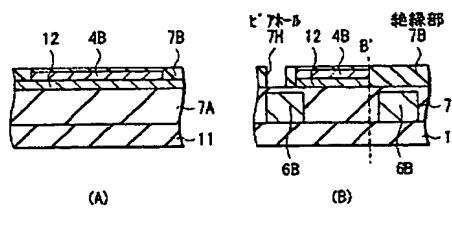
【図9】



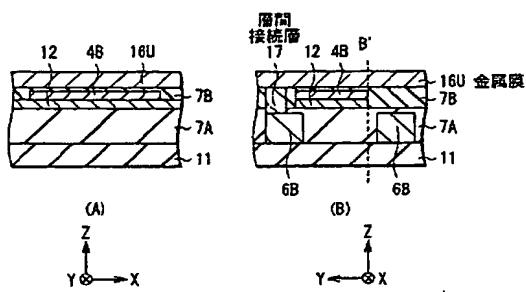
【図10】



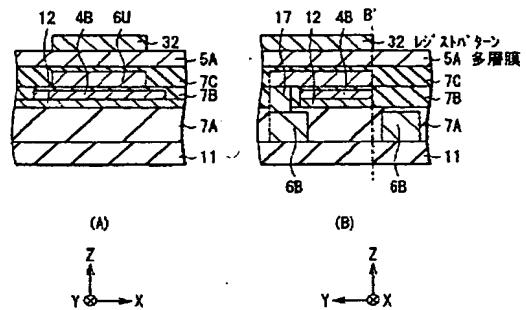
【図12】



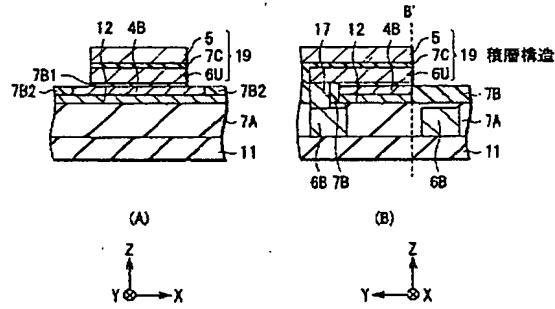
【図13】



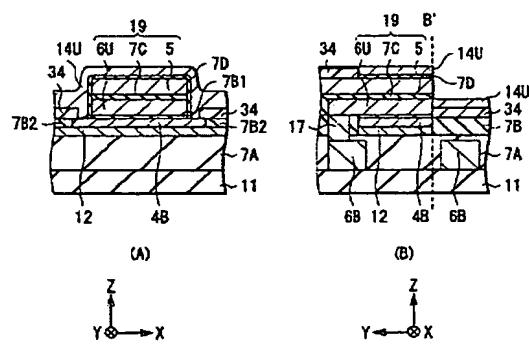
【図15】



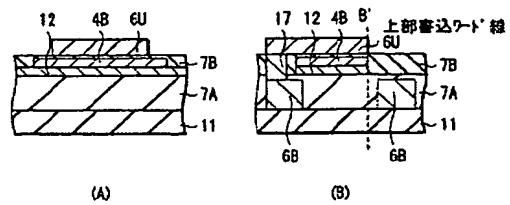
【図17】



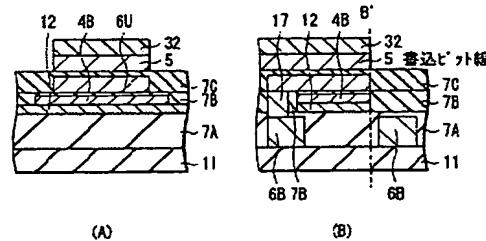
【図19】



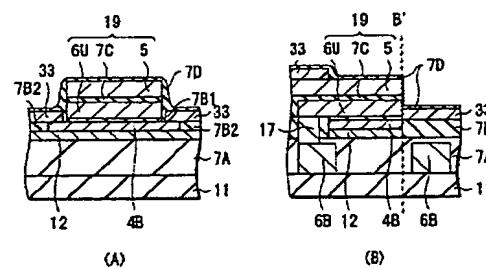
【図14】



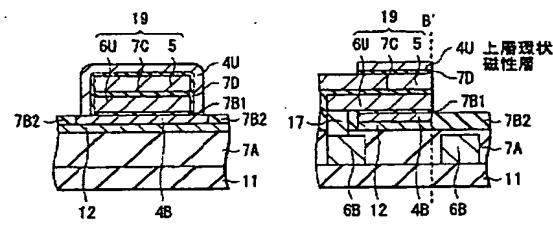
【図16】



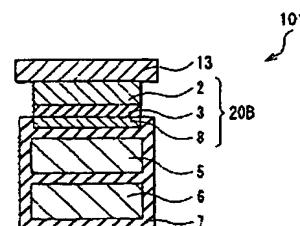
【図18】



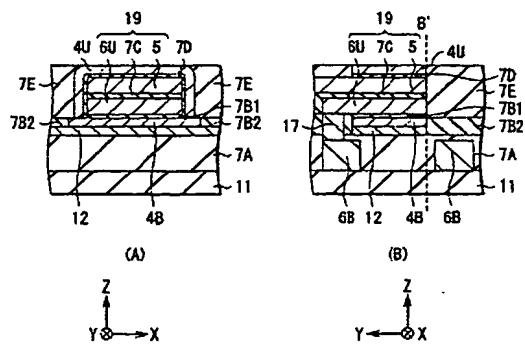
【図20】



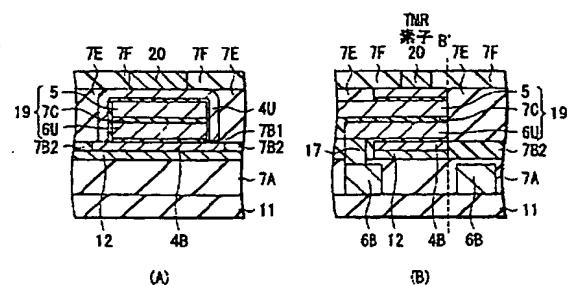
【図27】



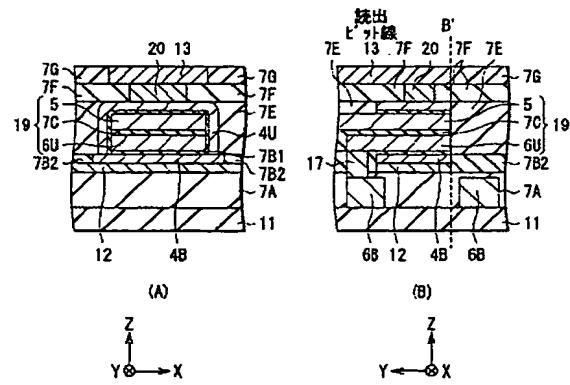
【図21】



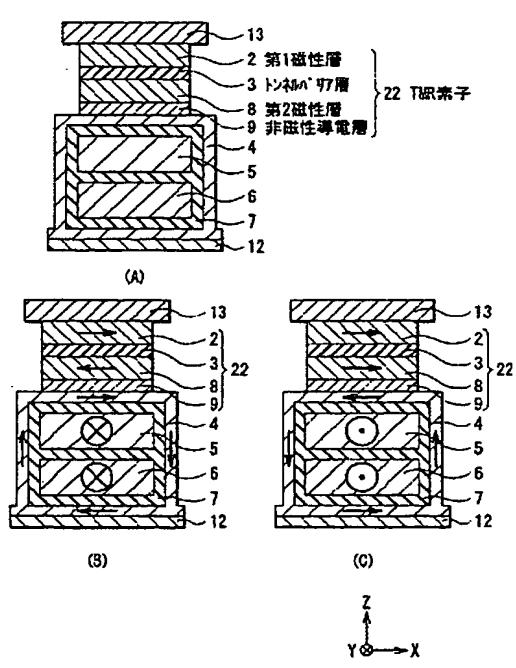
【図22】



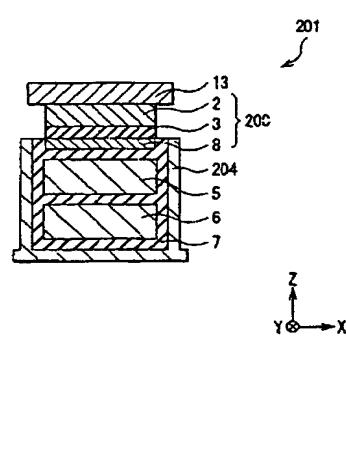
【図23】



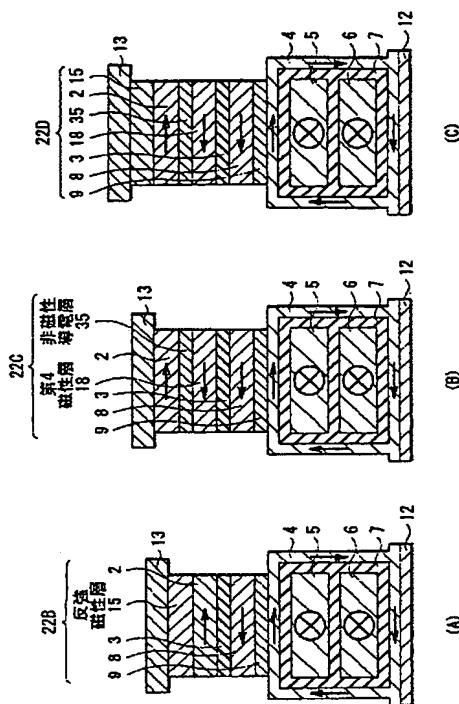
【図25】



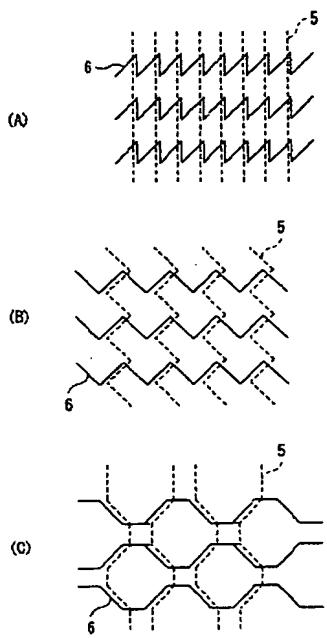
【図28】



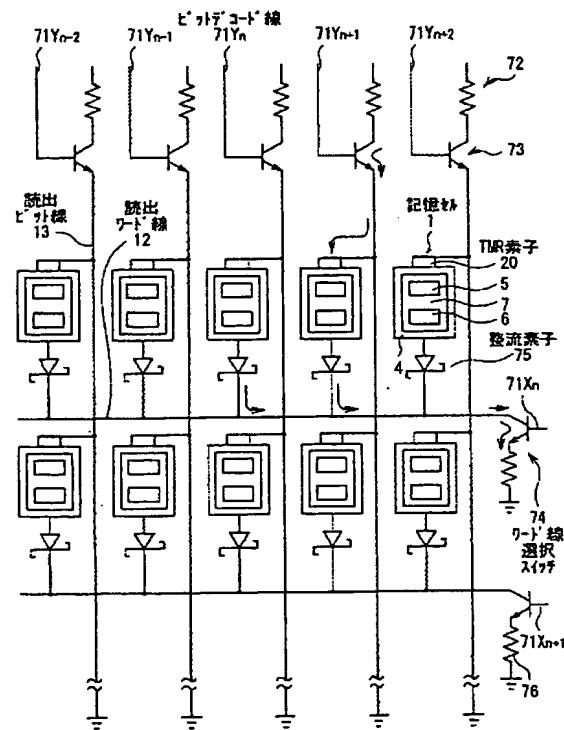
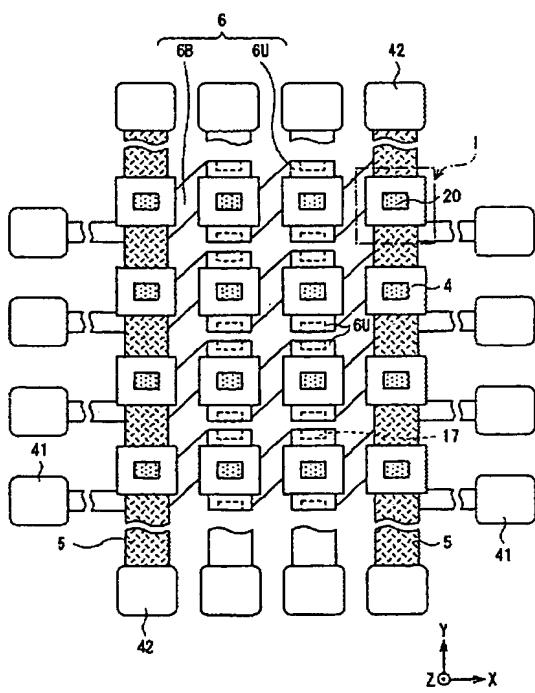
【図26】



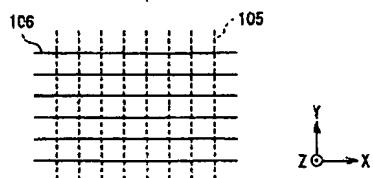
【図29】



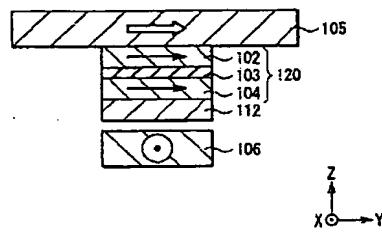
【図30】



【図32】



【図33】



フロントページの続き

(72)発明者 柿沼 裕二

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

Fターム(参考) 5F083 FZ10 GA11 GA28 JA36 JA37 JA38 JA39 JA40 LA03 LA04  
LA05 LA06 LA10 MA06 MA16 PR04 PR29 PR40 ZA09